Hochschule Flensburg
University of Applied Sciences

Netzfreundlicher modularer Windenergie-Mittelspannungs-Umrichter mit dezentraler Steuerung

Aufbau, Test und Validierung eines Mittelspannungsumrichter-Demonstrators

01.05.2016 bis 31.01.2019

Abschlussbericht

HWT-Projekt 8/12-25

Datum:	7. Mai 2019
Anschrift:	**Hochschule Flensburg**
	Fachbereich Energie und Biotechnologie
	Kanzleistraße 91-93 · 24943 Flensburg
Projektleitung:	Prof. Dr.-Ing. Frank Hinrichsen
Projektmitarbeiter:	Gyde Carstens, B.Sc.
	Jan-Henrik Fey, M.Eng.

Inhaltsverzeichnis

1 Einleitung **3**
1.1 Problembereich . . . 3
1.2 Aktuelle Umrichter-Technologien . . . 3
1.3 Modularer Mehrpunktumrichter . . . 4
1.4 Steuerungskonzept . . . 5

2 Forschungsziele **8**

3 Forschungsprojekt **9**
3.1 AP-1 Planung und Konstruktion . . . 10
3.2 AP-2 Dezentrale Logik . . . 11
3.3 AP-3 Schaltzellen . . . 15
3.4 AP-4 Prüfumgebung . . . 21
3.5 AP-5 Inbetriebnahme und Messungen . . . 23

4 Zusammenfassung und Ausblick **29**

5 Veröffentlichungen **31**
5.1 NEIS Konferenz . . . 31
5.2 IEEE CEP-POWERENG 2019 . . . 31

6 Anhang **34**
6.1 Veröffentlichung NEIS-Konferenz, Hamburg, September 2017 . . . 34
6.2 Veröffentlichung CPE-POWERENG-Konferenz, Sønderborg, April 2019 . . . 40

1 Einleitung

Das Forschungsprojekt „Netzfreundlicher modularer Windenergie-Mittelspannungs-Umrichter mit dezentraler Steuerung“ war an der Hochschule Flensburg angesiedelt. Die Projektleitung lag bei Prof. Dr.-Ing. Frank Hinrichsen von der HS Flensburg am Fachbereich Energie und Biotechnologie. Zusätzlich waren ein wissenschaftlicher Mitarbeiter und eine Projektingenieurin in diesem Projekt tätig. Gefördert wurde dieses Forschungsprojekt durch die Gesellschaft für Energie und Klimaschutz Schleswig-Holstein GmbH (EKSH). Als kooperative Industriepartner waren die FeCon GmbH (heute WSTECH GmbH) aus Flensburg und die Beckhoff Automation GmbH & Co. KG mit Niederlassung in Lübeck involviert. Das Forschungsvorhaben erstreckte sich über den Zeitraum vom 01.05.2016 bis zum 31.01.2019. Der Forschungsschwerpunkt lag auf dem Aufbau, dem Test und der Validierung eines Mittelspannungsumrichter-Demonstrators zum Einsatz in Windenergieanlagen (WEA). Die Besonderheiten dieses Umrichters liegen in der Mehrpunkttopologie, im Spannungsniveau und in der neuartigen dezentralen Steuerung.

1.1 Problembereich

Die Netzintegration von immer größeren WEA mit 5 MW Leistung und mehr wird Netzbetreiber und Anlagenhersteller gleichermaßen vor große Herausforderungen stellen.

Neben der Restrukturierung der elektrischen Übertragungs- und Verteilnetze müssen und werden sich die Anforderungen an die Erzeugungseinheiten erhöhen. Die WEA von morgen müssen einen Technologiesprung bewältigen, um in den zukünftigen Netzen mit hohem Anteil an erneuerbaren und daher meist fluktuierenden Energien zuverlässig arbeiten zu können.

Der Frequenzumrichter als eine der elektrischen Hauptkomponenten einer WEA spielt dabei eine besondere Rolle. Er ist das Bindeglied zwischen der in Frequenz und Amplitude variierenden Generatorspannung und dem öffentlichen Versorgungsnetz mit vergleichsweise starrer Frequenz und Spannung. Der Wechselrichter stellt zudem die Erfüllung der Netzanschlussbedingungen sicher, indem seine Regelung z. B. auf Spannungsänderungen im Netz durch Einspeisung von Blindleistung stabilisierend einwirkt. Der dabei abzudeckende Spannungsbereich erhöht sich zunehmend. Neben der bereits heute selbstverständlichen Fähigkeit, bei Spannungseinbrüchen am Netz zu verbleiben und weiter einzuspeisen (Low-Voltage Ride Trough = LVRT) wird auch die Fähigkeit verlangt, Netzüberspannungen durchzufahren (High-Voltage Ride Through = HVRT).

1.2 Aktuelle Umrichter-Technologien

Windkraftumrichter arbeiten – wie alle leistungselektronischen Stellglieder – mit geschalteten Leistungshalbleitern, hier zumeist mit IGBTs (Insulated Gate Bipolar Transistors), die stationär nur die Zustände „ein = leitend“ und „aus = gesperrt“ annehmen. Aktuelle Wechselrichter werden aus Spannungszwischenkreisen gespeist, so dass hinter den Schaltern, also am Umrichterausgang, eine blockförmige Spannung entsteht. Je geringer

die Höhe der Spannungsblöcke und je höher die Frequenz, mit der geschaltet wird, desto weniger aufwändig ist es, aus diesen, meist pulsweitenmodulierten Spannungsblöcken die zu nutzende 50-Hz-Grundfrequenz herauszufiltern und die Oberschwingungen, vor allem die schaltfrequenten, vom Netz fernzuhalten.

WEA im hier angesprochenen Leistungsbereich werden z. Zt. noch häufig mit Niederspannungsgeneratoren und -umrichtern ausgestattet, weil die Schaltfrequenzen der dort üblichen 1700-V-IGBTs mit 2 bis 2,5 kHz deutlich höher liegen als bei den üblichen Mittelspannungsschaltern. Die Umrichterleistungen sind kleiner, so dass z. T. mehrere Umrichter parallelgeschaltet werden (müssen), was die vom Netz aus sichtbare effektive Schaltfrequenz auf 10 kHz und mehr erhöht.

Mittelspannungsumrichter verwenden normalerweise 4500-V-IGBTs oder -IGCTs (Integrated Gate Commutated Thyristors), die mit ca. 0,6 bis 1 kHz geschaltet werden. Die Parallelschaltung von Umrichtern ist unüblich, da sich aufgrund der am Markt erhältlichen stromstarken Leistungshalbleiter kleinere Leistungen schwer wirtschaftlich realisieren lassen. Üblich sind jedoch Dreipunktumrichter, deren effektive Schaltfrequenz dann bei 2,4 bis 4 kHz liegt. Bei der Windkraft werden Mittelspannungsgeneratoren und -umrichter hauptsächlich im Offshore-Bereich eingesetzt (z. B. Areva Multibrid 5000M im Windpark Alpha Ventus), da dort die emittierten Oberschwingungen keine so große Rolle spielen.

Wie gezeigt, ist der Filteraufwand, welcher mit Anschaffungskosten, Bauraum und Verlustleistung gleichzusetzen ist, bei den üblichen Mittelspannungsumrichtern relativ gesehen höher. Verstärkt wird dieser Trend noch dadurch, dass im Niederspannungsbereich gerade die Dreipunktumrichter eingeführt werden, welche dort den Filteraufwand nochmals erheblich reduzieren werden. Nicht unerwähnt bleiben soll an dieser Stelle, dass Niederspannungshalbleiter deutlich preiswerter erhältlich sind als Mittelspannungshalbleiter, auch wenn man den Preis auf die Leistung bezieht. Es ist auch klar erkennbar, dass Niederspannungsgeneratoren und -umrichter mit 690 V an der Grenze des technisch sinnvoll möglichen arbeiten. Ein 5-MW-Generator hat beispielsweise bei 690 V einen Phasenstrom von über 4000 A, bei 3000 V jedoch nur von etwa 1000 A. In der Industrie werden schon ab 2 MW hauptsächlich Mittelspannungsmotoren eingesetzt, weil die niedrigeren Ströme weniger Verluste in den Zuleitungen verursachen und wesentlich einfacher zu handhaben sind. Bei Turmhöhen von inzwischen mehr als 100 m ist dieser Aspekt auch für WEA nicht vernachlässigbar.

Können Niederspannungshalbleiter, namentlich IGBTs, für Mittelspannungsumrichter verwendet werden, so entstehen zunächst zwei Vorteile: geringerer Preis und höhere Schaltfrequenz. Die Realisierung erfordert jedoch eigentlich eine Reihenschaltung von IGBTs, welche nicht ohne weiteres möglich ist, weil diese dann exakt gleichzeitig schalten müssten.

1.3 Modularer Mehrpunktumrichter

Der von Professor Marquardt im Jahre 2001 vorgestellte modulare Mehrpunktumrichter [10], auch bekannt als Modular Multilevel Converter (MMC), weckt aufgrund seiner besonderen Topologie vermehrt auch das Interesse außerhalb von HGÜ-Anwendungen [6]. Wie auch von anderen Mehrpunktumrichter-Topologien, wird von dieser Schaltung eine mehrfach gestufte Spannung am Umrichterausgang erzeugt, die eine Reduzierung der Harmonischen und eine geringere Belastung der einzelnen Halbleiterbauteile bewirkt. Der Reduktion der Harmonischen kommt eine große Bedeutung zu, denn wie bereits angedeutet, sind Richtlinien für die Netzintegration festgelegt worden. Diese regeln unter anderem, den maximalen Oberschwingungsgehalt des einzuspeisenden Stroms. Eine Reduktion des Oberschwingungsgehalts ebnet daher den Weg zu einer erfolgreichen Netzintegration.

Die Topologie des MMCs basiert auf einer Vielzahl gleichartiger Submodule (SM). Die Abbildung zeigt den Aufbau eines MMCs. Im einfachsten Fall besteht ein Submodul aus einer IGBT-Halbbrücke und einem Kondensator. Im Falle des Demonstrators wurde durch die Kopplung zweier Submodule ein Doppelsubmodul (DSM), auch Schaltzelle oder Powerstack genannt, realisiert (vgl. Abb. 1.1, dunkelblau hinterlegt).

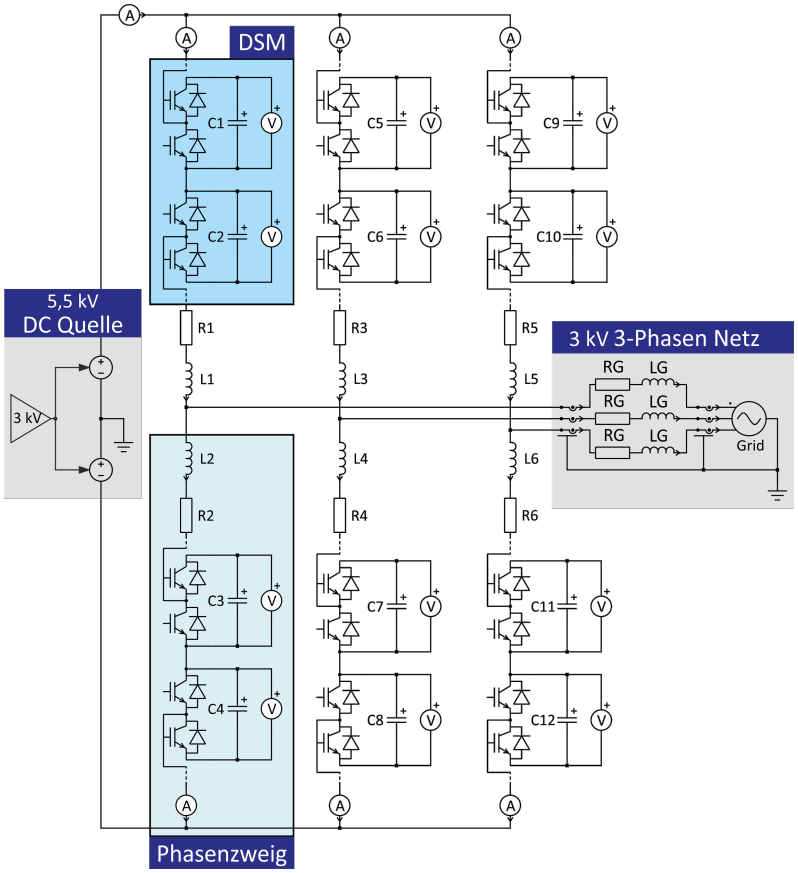

Abbildung 1.1: Vereinfachtes Simulationsmodell

Das Konzept des MMC von Marquardt [11] umgeht durch Verwendung einzelner Halbbrücken mit jeweils eigenen Kondensatorbänken das Problem eines DC-Zwischenkreises elegant und zwar ohne die bekannten Nachteile der beiden konkurrierenden Mehrpunktumrichter-Topologien „Neutral Point Clamped Inverter“ und „Flying Capacitor Inverter“ [13, 3, 9]. Als dritter Vorteil ist zu nennen, dass die implizite Mehrstufigkeit (Multi Level) die effektive Schaltfrequenz weiter erhöht und damit zu einem sehr viel geringeren Filteraufwand führt. Eine weitere, bereits in Industrieantrieben verwendete, mehrstufige Umrichtertopologie, die in Reihe geschaltete Vollbrücken verwendet (Cascade H-Bridge Inverter), ist für eine Anwendung in WEA ungeeignet, da dort der Transformator mit seinen zahlreichen Wicklungen integraler Bestandteil des Umrichters ist, was aus Platzgründen in WEA ausscheidet [12]. Die hinreichende Untersuchung eines MMC für die Anwendung in WEA ist daher folgerichtig und sinnvoll.

1.4 Steuerungskonzept

Die Ansteuerung und Regelung des MMC erfolgte bisher wie beim Siemens GH150 [14] konservativ zentral, das heißt eine zentrale Steuereinheit führt alle Berechnungen aus und kommuniziert mit den einzelnen Schaltzellen sternförmig per Lichtwellenleiter (LWL). Diese Topologie ist nur bedingt skalierbar, weil bei

erhöhter Schaltzellenzahl sogleich auch die Zahl der LWL-Schnittstellen am zentralen Rechner erhöht werden muss und dessen Rechenbelastung steigt. Darüber hinaus ergeben sich eine große Gesamtlänge von LWL und ein entsprechend hoher Verlegeaufwand.

Die Auslagerung von Logikoperationen in die Schaltzellen bzw. eine dezentralisierte Steuerung ermöglicht den Einsatz von standardisierten industriellen Bussystemen, der zusätzlich eine Modularität auch auf der Ansteuerebene schafft. Eine Integration der Umrichtersteuerung in die WEA-Steuerung kann dadurch ebenfalls erfolgen. Diese erlaubt eine flexiblere Projektierung und eine verbesserte Kopplung zu anderen Anlagenkomponenten. In verschiedenen Publikationen [2, 8, 5] wurde die Machbarkeit einer dezentralen Steuerung des MMC untersucht und bestätigt. Damit ist eine Steuerung gemeint, die eine Busarchitektur verwendet, in der alle Schaltzellen in einem Strang eingebunden und mit einem eigenen kleinen Steuerrechner ausgestattet sind (vgl. Abb. 1.2). Dies ist zumeist ein FPGA (Field Programmable Gate Array).

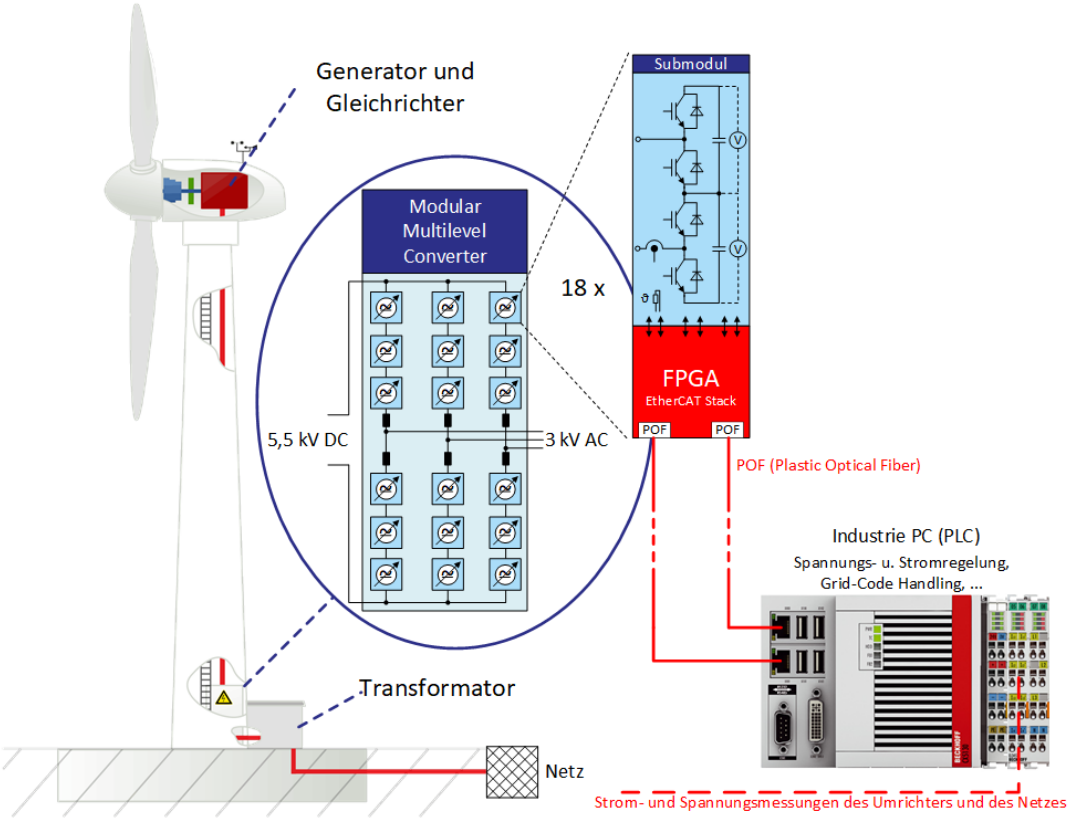

Abbildung 1.2: MMC in Windenergieanlagen

In besagten Untersuchungen wurden zwar auch ähnliche Hardware-Aufbauten für Tests realisiert, jedoch mit eingeschränkter Schaltzellenzahl und nicht bei Mittelspannung, so dass bisher keine belastbaren Aussagen darüber vorliegen, ob das System auch mit voller Modulzahl und einer Kommunikation über LWL funktioniert. Es werden auch vermehrt neue Regelungskonzepte, die eine Reduzierung des Kommunikationsaufwands ermöglichen sollen, verfolgt und erforscht. Die Anforderungen an die Regelung eines MMCs lassen sich im Prinzip in drei Bereiche einteilen: Regelung der zirkulierenden Ströme, Regelung zum Ausgleich der durchschnittlichen Zweigspannungen und die Regelung zum Ausbalancieren der Spannungen der Kondensatorbänke jedes einzelnen Halbbrückenmoduls [13]. Die Spannungsregelung der verteilten Energiespeicher stellt dabei die größte Herausforderung der Regelung eines MMCs dar.

Die Kombination aus modularem Umrichter und dezentraler Steuerung wurde im Projekt aufgebaut und analysiert. Das Ergebnis wird im Folgenden beschrieben. Die Abbildung 1.2 zeigt bespielhaft einen modularen Mehrpunktumrichter mit der gewählten Kommunikationsstruktur zur Anwendung in einer WEA. Angedeutet durch die Strichellung der LWL ist die Anordnung als Ringstruktur, so dass nicht jede Schaltzelle einzeln zugeführte LWL benötigt. Eine ausführliche Beschreibung der Kommunikationsstruktur findet sich in Abschnitt 3.2. Der Hardwareaufbau des MMC wird in Abschnitt 3.3 erläutert.

2 Forschungsziele

Der MMC wurde zunächst in HGÜ-Anlagen mit Spannungszwischenkreis eingesetzt, wo sich dessen Vorteile aufgrund der fast zwangsläufig entstehenden hohen Stufenzahl besonders bemerkbar machen [4]. Die Arbeiten im Rahmen dieses Forschungsprojektes dienen dazu, die Eignung dieser vergleichsweise neuen Topologie des modularen Mehrpunktumrichters für die Windenergie zu untersuchen. Bekannte Vorteile sind:

- Aufgrund der vielfach gestuften Ausgangsspannung verringert sich die Höhe jeder einzelnen Spannungsstufe.
- Es können IGBTs mit niedrigerer Sperrspannung verwendet werden, die schneller schalten können.
- Der Filteraufwand verringert sich erheblich.

Netzfreundlichkeit, Skalierbarkeit und ein günstiger Preis stehen im Vordergrund der Entwicklung. Diese Qualitäten können mit der herkömmlichen Niederspannungstechnik bei hohen Leistungen und den damit einhergehenden hohen Ströme nicht gelöst werden. Die bisher üblichen Mittelspannungsumrichter hingegen stellen aufgrund des hohen Filteraufwands und Preises für die Halbleiter ebenfalls keine befriedigende Lösung dar. Die Ausnutzung der positiven Eigenschaften von Niederspannungs-IGBTs (niedriger Preis, hohe Schaltfrequenz) für Mittelspannungsumrichter mit Hilfe der MMC-Topologie verspricht, ein guter Kompromiss, auch für Windenergieanlagen, zu sein. Dies soll anhand von Simulationen und einem herunterskalierten Hardware-Demonstrator überprüft werden. Die grundlegenden technischen Ziele des Projekts lassen sich in den folgenden Punkten zusammenfassen:

- Erprobung der Eignung zur Netzeinspeisung bei voller Spannung und nennenswerter Leistung
- Feststellung des Oberschwingungsgehalts bzw. des tatsächlichen Netzfilteraufwands
- Erprobung des modularen und skalierbaren Konzepts
- Parametrierung und Optimierung der dezentralen Regelung
- Einsatz eines standardisierten industriellen Bussystems und die Schaffung einer offenen Projektierungsmöglichkeit.

3 Forschungsprojekt

Der Förderzeitraum erstreckte sich ursprünglich vom 01.05.2016 bis zum 30.04.2018. Anschließend wurde die Projektlaufzeit kostenneutral bis zum 31.01.2019 verlängert. Mit der Förderzusage vom 02.05.2016 begann das Forschungsprojekt mit der Bearbeitung des ersten Arbeitspakets (AP-1). Mit dem Kooperationspartner FeCon GmbH, heute WSTECH GmbH, wurde die Kooperationsvereinbarung am 18.05.2016 und mit der Beckhoff Automation GmbH & Co. KG am 16.02.2017 abgeschlossen.

Die Abbildung 3.1 stellt den Zeitplan zum Abschluss des Projektes dar.

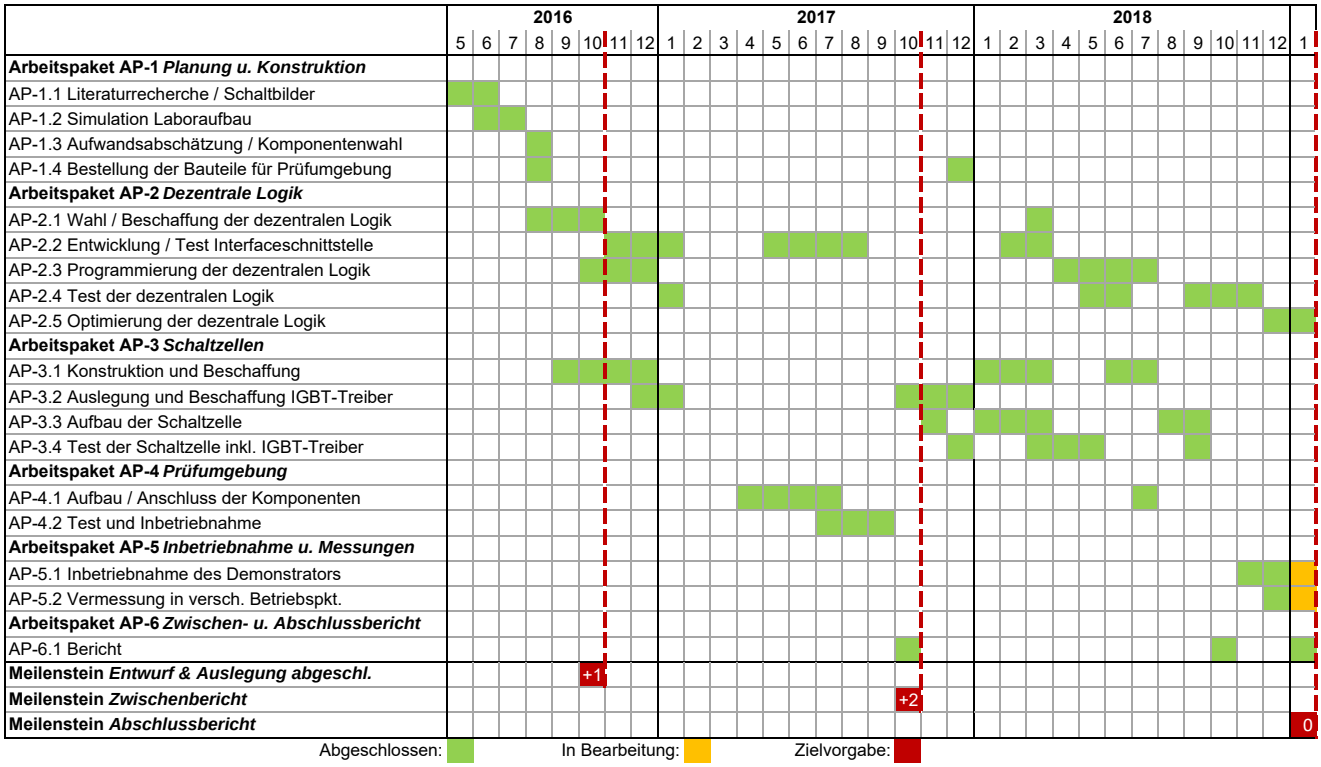

Abbildung 3.1: Zeitplan

Durch die fehlende Arbeitskraft von März 2017 bis September 2017 hat sich eine Verzögerung des Projekts um etwa sechs Monate ergeben. Zusätzlich gestaltete sich die Auslegung und der Aufbau der Powerstacks als komplex, wodurch viele Revisionsprozesse notwendig wurden. Weiterhin ist, wie in Abschnitt 3.2 beschrieben, die Entwicklung einer Interface-Platine als notwendig erkannt worden, da eine Kommunikationsschnittstelle zwischen LWL und FPGA-Board nicht zur Verfügung stand. Dieses Arbeitspaket ist dem ursprünglichen Zeitplan hinzugefügt.

In den folgenden Abschnitten wird die Entwicklung der einzelnen Arbeitspakete genauer erläutert und diskutiert.

3.1 AP-1 Planung und Konstruktion

Zum Projektstart im Mai/Juni 2016 wurde eine intensive Literaturrecherche gestartet. Das Ergebnis dieser Recherche war einerseits der generelle Bedarf nach Forschung auf diesem Gebiet. Andererseits sind bereits bestehende Untersuchungen aufgetan worden. Beispielsweise zeigen Veröffentlichungen der Aalborg Univeristät einen ähnlichen Aufbau des Kommunikationssystems [2]. Deutliche Unterschiede grenzen die Systeme allerdings voneinander ab. Die komplexere Kommunikation (siehe Abschnitt 3.2), die hohe Anzahl an Spannungsleveln, die dreiphasige Struktur (siehe Abschnitt 3.3) und eine adäquate Perfomance stellen in diesem Projekt die Herausforderungen dar. Die Ergebnisse der Literaturrecherche unterstreichen die bereits vorhandenen Erkenntnisse zur generellen Nutzung der Mehrpunktumrichter-Topologie.

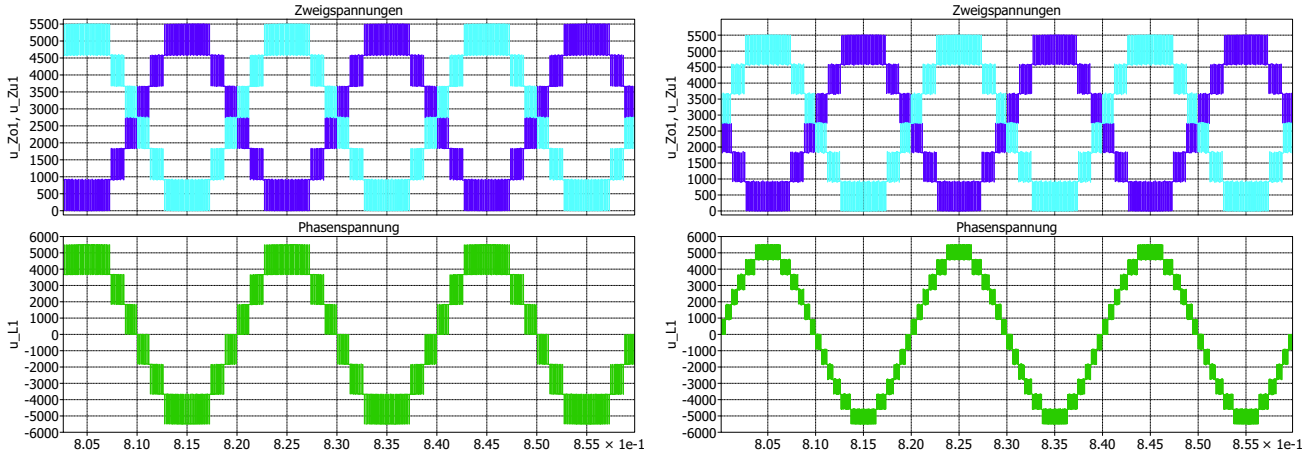

Abbildung 3.2: Beispielhafte Simulationsergebnisse: Zweigspannungen und Phasenspannung im Leerlauf (n+1 und 2n+1)

Zu Projektbeginn wurden an der HS Flensburg mit Hilfe des Leistungselektronik-Simulationstools PLECS umfangreiche Simulationsmodelle des MMCs mit 1700-V-IGBTs zur Netzeinspeisung von 5 MW aufgebaut und untersucht. Die in der Literatur beschriebenen positiven Eigenschaften konnten dabei bestätigt werden. Anschließend wurden die Modelle angepasst, damit auch die Eignung des MMC als Windenergie-Umrichter untersucht werden konnte. Dabei lag das Hauptaugenmerk auf der Realisierbarkeit der dezentralen Steuerung und auf windenergiespezifischen Anforderungen, die aus den einschlägigen Einspeiserichtlinien resultieren [1]. Die Ergebnisse bekräftigten die Annahmen einer Eignung.

Für die Dimensionierung und Auswahl der Komponenten der Powerstacks des 350-kVA-Demonstrators wurde unterstützend ein skaliertes Simulationsmodell entwickelt. Ausgestattet mit Parametern realer Bauteile, konnten die zuvor berechneten Grenzwerte überprüft werden und eine passende Auswahl getroffen werden. Die Tabelle 3.1 gibt einen Überblick über die Parameter:

Paramter	Wert
IGBT-Durchbruchspannung	1700 V
IGBT-Nennstrom	100 A
Anzahl der Submodule/Doppelsubmodule pro Zweig	6/3
Gesamtanzahl der Submodule/Doppelsubmodule	36/18
Frequenz der Trägersignale	1 kHz
Zweiginduktivität	6,1 mH
Kapazität pro Submodul	600 μF
Scheinleistung	350 kVA
Verkettete Spannung	3 kV
Effektivwert des Phasenstroms	67,5 A
Zwischenkreisspannung	5,5 kV

Tabelle 3.1: Parameter des Demonstrators

Die Auslegung weiterer passiver Komponenten, wie z. B. der Kühlkörper oder der Leitungen, fand in ähnlicher Weise statt.

Parallel dazu wurden die bereits begonnenen Untersuchungen am Bussystem fortgeführt. Die erfassten Messwerte, wie z. B. Laufzeiten von Signalen, flossen in das Simulationsmodell ein (siehe Abschnitt 3.2).

Stromlaufpläne für den Aufbau der Prüfumgebung, der Einspeiseanlage und des Demonstrators wurden in diesem Arbeitspaket fertiggestellt.

Die Beschaffung der Bauteile für die benötigte Prüfumgebung wurde vollständig abgeschlossen (vgl. Abb. 3.12).

3.2 AP-2 Dezentrale Logik

Jedes DSM soll mit einem FPGA ausgestattet werden, welches die Ansteuerung der Halbleiter übernehmen, Messwerte erfassen und die Kommunikation über das Busprotokoll EtherCAT zur zentralen Steuereinheit ermöglichen soll. Aus zeitlichen Gründen wurde der Einsatz von fertigen FPGA-Platinen anstelle eines eigenen Designs angestrebt. Dazu wurden in der Auswahlphase verschiedene Typen von Platinen verglichen, getestet und bewertet. Das Evaluation-Board DE10-Nano von Terasic mit einem Altera Cyclon V SOC FPGA erfüllte nahezu alle Anforderungen bzgl. Leistungsfähigkeit, Ausstattung, Stromverbrauch und Baugröße, denn zum einen beinhaltet die ausgewählte FPGA-Platine ausreichend Logikelemente für den EtherCAT IP Core und ausreichend digitale Ein- und Ausgänge für die Anbindung an das Powerstack und das Kommunikationsboard. Zusätzlich hat die FPGA-Platine eine kompakte Bauform und einen geringen Stromverbrauch. Da die FPGA-Platine keine Schnittstellen zum LWL-Bus besitzt, wurde eine spezielle Interface-Platine, Kommunikationsboard genannt, (vgl. Abb. 3.3) im Rahmen dieses Projektes entwickelt. Diese Interface-Platine wurde erfolgreich desgined und getestet, woraufhin die Beschaffung der vollen Stückzahl erfolgte. FPGA- und Kommunikationsboard stellen einen Teilnehmer (Slave) des Kommunikationssystems dar (siehe Abbildung 3.4). Der EtherCAT IP Core wird mittels Logikelementen im FPGA integriert. Dieser kommuniziert über die MII (Media Independent Interface) Schnittstellen mit dem EEProm und den Ethernet-PHYs. Auf dem Kommunikationsboard sind die Ethernet PHYs wiederum an die POF (Plastic Optic Fiber) Anschlüsse angebunden.

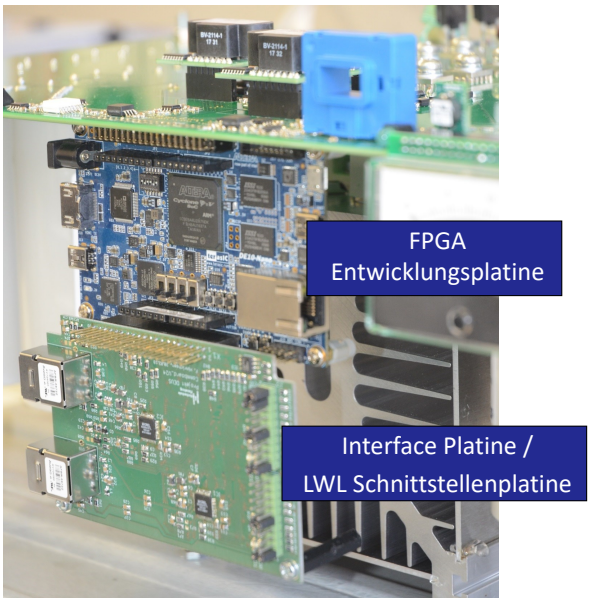

Abbildung 3.3: LWL-Schnittstellenplatine und FPGA-Platine an einem Powerstack montiert

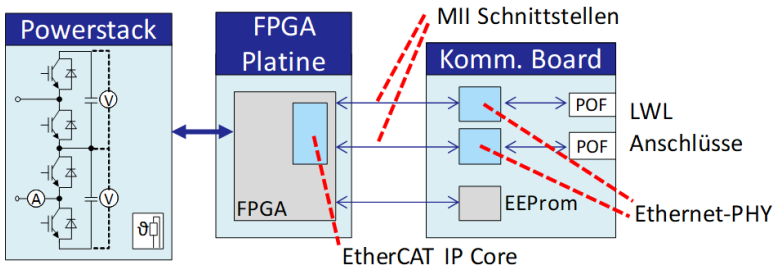

Abbildung 3.4: Blockdiagramm Kommunikation

Die FPGA-Platine ist dafür zuständig, dass die Schaltvorgänge der Module synchronisiert ablaufen, Messdaten erfasst und übermittelt sowie Fehlerfälle erkannt und abgeschaltet werden. Mit lokalen Trägersignalen generiert sie pulsweitenmodulierte Signale für die IGBTs und stellt sicher, dass die IGBTs gesperrt werden, wenn Überspannungen oder Überströme auftreten. Wie bereits erwähnt, stellt das Kommunikationsboard die Schnittstelle zwischen FPGA-Platine und der Zentrale (Master) des Kommunikationssystems dar, welche über LWL an das Kommunikationsboard angeschlossen ist. Als Master des Kommunikationssystems wird TwinCAT (PLC) auf einem Industrial PC (IPC) von Beckhoff genutzt. Jeder Slave des Kommunikationssystems ist identisch aufgebaut. Es ist aber aufgrund der individuellen Unterschiede der DSM notwendig, eine asynchrone Übertragung von individuellen Werten, wie zum Beispiel von Offsets für die Sensorik, zu gewährleisten. Auch dies kann mit der getroffenen Auswahl von Master und Slave realisiert werden.

Bisher wurden verschiedene Kommunikationssysteme für die Anwendung der Regelung in einem MMC untersucht [7]. Aufgrund der Komplexität der Regelung sind die Anforderungen bezüglich hoher Datenintegration, Datensicherheit und einer akkuraten Synchronisation sehr hoch. Bei dem EtherCAT-Kommunikationsprotokoll liegt der Fokus besonders auf kurzen Zykluszeiten und einer geringen Genauigkeitsschwankung (auch Jitter genannt), so dass eine genaue Synchronisation aller Teilnehmer des Bussystems möglich wird. Das Protokoll ermöglicht außerdem eine schnelle Datenübertragung mit einer geringen Verzögerung. Schlussendlich ist erkennbar, dass das EtherCAT-Kommunikationsprotokoll die Anforderungen für die Nutzung im MMC-

Demonstrator erfüllt. Abgesehen von den Hardware-Komponenten, wie FPGA- und Kommunikationsplatine als Slave und dem TwinCAT (PLC) als Master des EtherCAT-Kommunikationssystems, gilt es, softwareseitige Fragestellungen für die Anwendung des Systems zu identifizieren und zu beantworten. Für die Anwendung des EtherCAT-Kommunikationssystems ergaben sich bisher vier wesentliche zu untersuchende Punkte:

- Kommunikationspfad des Demonstrators
- Abtastrate und Verzögerungen
- Methode zur Synchronisation
- Regelungsstrategie bzw. Modulationsmethode

Wie in Abbildung 3.5 gezeigt, sind die Slaves mittels LWL über einen EtherCAT Switch (CU2508) mit dem Master verbunden. Diese Verbindung von Master und Slave ermöglicht den Aufbau einer Ringtopologie, was wiederum zu einer zuverlässigen und schnellen Kommunikation führt. Im Fall eines individuellen Fehlers eines Slaves oder eines Lichtwellenleiters kann die Kommunikation aufgrund der (n-1)-Sicherheitsfunktionen aufrecht erhalten werden. Aufgrund der Ringstruktur gehen keine Datensätze verloren, da diese simultan zum ersten und zum letzten Slave geschickt werden. Der EtherCAT Switch ermöglicht es dem Gesamtsystem, unabhängig von der Masterperipherie zu arbeiten. Ein anderer Vorteil kann die Möglichkeit des Aufsplittens des Pfades in unabhängige Ringe sein. Dadurch wird das Datenaufkommen pro Teilring reduziert. Abhängig von der Anzahl der Teilnehmer und dem Datenaufkommen kann dies vorteilhaft sein. Ausschlaggebend für den Nutzen ist die Vermeidung von Verzögerungen, die ansonsten bei sehr vielen Teilnehmern auftreten würden. Bei einer Anzahl von 18 Teilnehmern, wie im Fall des Demonstrators, ist eine Aufteilung allerdings nicht von Vorteil, denn diese würde nur zu einer höheren Rechenlast der PLC führen.

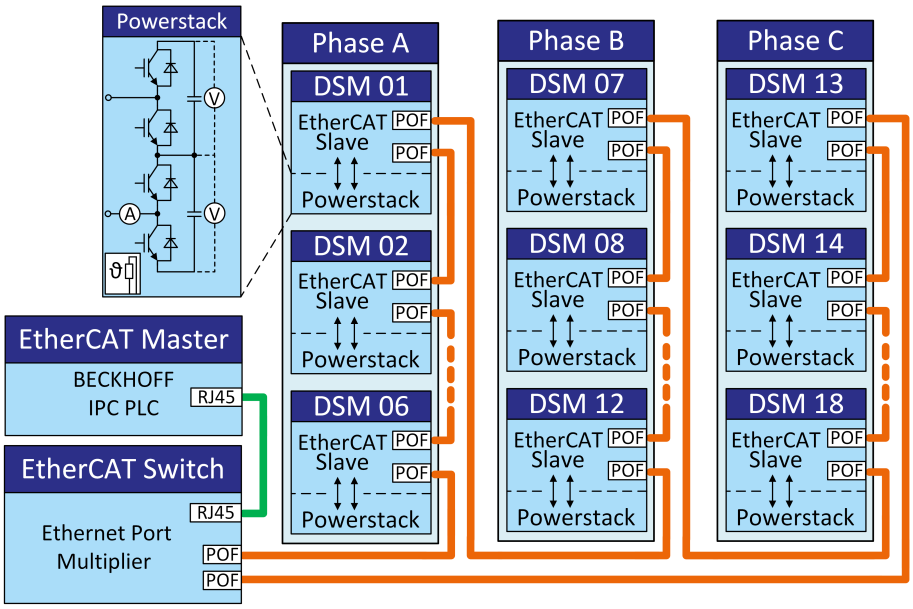

Abbildung 3.5: EtherCAT Kommunikationspfad des MMC Demonstrators

Die Abtastrate des Bussystems liegt bei 5 kHz. Innerhalb einer Periode müssen alle Berechnungen des Masters und der Slaves abgeschlossen und übertragen sein. Außerdem muss bei den Prozessen und der Übertragung der Daten ein Jitter berücksichtigt werden. Dabei haben Untersuchungen ergeben, dass die PLC-Laufzeit etwa 10 μs beträgt. Das Lesen und Schreiben der EtherCAT-Frames führt ebenfalls zu einer definierten Übertragungszeit.

TwinCAT ermöglicht die Nutzung des sogenannten „Separate Input Update“- Modus. In diesem Modus sendet TwinCAT ein zusätzliches Telegram (Frame), welches nur die zyklischen Eingangsdaten einsammelt. Es werden folglich zwei separate Frames eingesetzt: ein EtherCAT Input Frame und ein EtherCAT Output Frame (vgl. Abb. 3.6). Das birgt den Vorteil, dass die PLC innerhalb eines Zyklusses Daten empfangen, verarbeiten und weiterleiten kann. Ein Nachteil dabei ist allerdings, dass beide Frames einen Overhead haben, so dass die Summe der beiden Frames größer ist, als der usprüngliche Frame. Die exakte Betrachtung der Zykluszeit ist daher besonders für kritische Anwendungen wichtig. Die Übertragungszeit des „EtherCAT Output Frame“ ergibt sich aus der Zeitspanne zwischen den Signalen „Start of Frame“ (SOF) und „End of Frame“ (EOF) und beträgt 18,24 μs. Die Bestimmung der Übertragungszeit für das EtherCAT Input Frame erfolgt analog und ergibt sich zu 16,08 μs. Die Übertragung des Signals EOF vom ersten Slave bis zum 18. Slave dauert 10,27 μs. Daraus ergibt sich pro Slave eine Verzögerung von 0,6 μs. Außerdem kann angenommen werden, dass es durch die Kupferkabel und Lichtwellenleiter zu einer Verzögerung von 5,2 ns/m kommt. Die PLC benötigt etwa 100 μs zur Ausführung der Softwareaufgaben.

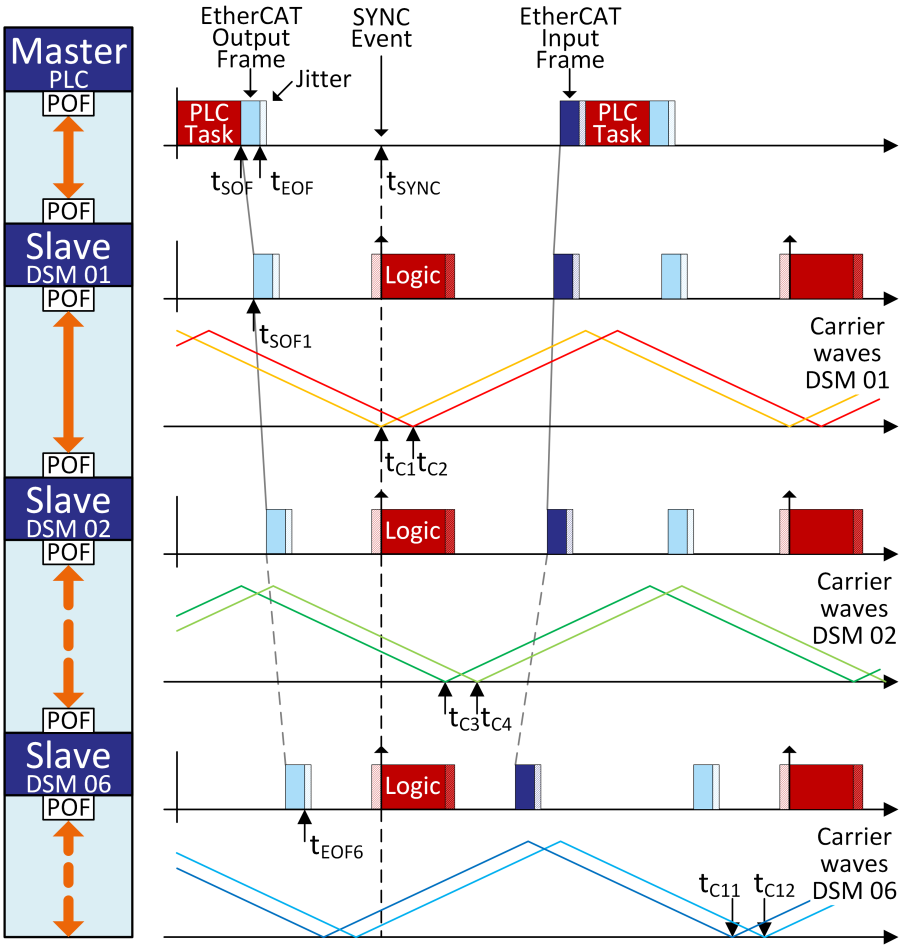

Abbildung 3.6: Synchronisationsevent und EtherCAT „Seperate Input Update“

Das EtherCAT-Kommunikationssystem beinhaltet bereits einen Synchronisationmechanismus, repräsentiert durch die sogenannten Distributed Clocks. Dieser ist so ausgelegt, dass Laufzeitverzögerungen und Jitter minimal sind. Durch den Abgleich verteilter lokaler Uhren mittels eines Synchronisationsereignisses (SYNC Event) können die asynchron laufenden, verteilten Steuerungen mit einer hohen Genauigkeit von etwa 40 ns synchronisiert werden. Das Synchronisationsereignis darf allerdings nicht stattfinden, solange nicht alle

Teilnehmer den Output-Frame erhalten und gelesen haben. Der Zeitpunkt der Synchronisation hängt daher vom Start des Auftrags der PLC ab. Folglich müssen Ausführungszeit der PLC und Jitter mit einbezogen werden. Der minimale Versatz für das Synchronisationsereignis kann aus der Summe der Zeiten berechnet werden (Ausführungszeit der PLC, Jitter der PLC, EOF, Hardware-Verzögerung).

Alle Slaves und die zugehörigen DSM sind grundsätzlich identisch aufgebaut. Allerdings sind durch Toleranzen der Bauteile ggf. unterschiedliche Laufzeiten für die Slaves anzunehmen. Dadurch ist es nicht ausreichend, ein einzelnes Synchronisationsereignis zu setzen, vielmehr es ist notwendig, das Event periodisch zu wiederholen. Diese Wiederholung findet mit einer Frequenz von 1 kHz statt, welche ebenfalls der Frequenz bzw. Periodendauer der Trägersignale für die Modulation entspricht. Das Synchronisationsereignis kann dazu dienen die dezentrale Regelung zu unterbrechen oder die jeweiligen Trägersignale auf einen definierten Wert zu setzen. Mit jedem Zyklus wird die Abweichung der Synchronisationsereignisse im Master berechnet und ggf. angepasst. Mittels des Austausches einfacher Befehle zwischen der zentralen Steuereinheit und der dezentralen Logik konnte der in der Literatur [15, 16, 2] ermittelte Jitter des Synchronisationsereignisses der Module von etwa 20 ns bestätigt werden.

Zur Modulation eines MMCs sind in der Literatur verschiedene Methoden untersucht worden. Diese können in drei verschiedene Kategorien unterteilt werden: Space Vector Modulation, trägerbasierte Modulation oder trägerlose Modulation. Innerhalb der trägerbasierten Methoden kann wiederum zwischen Level- oder Phasenverschobener Methode unterschieden werden. Für den MMC-Demonstrator mit EtherCAT-Kommunikation wurde eine phasenverschobene Pulsweitenmodulation (engl.: Phase-Shifted Carrier Pulse Width Modulation: PSC-PWM) implementiert. Für jedes DSM stehen zwei lokal generierte Trägersignale zur Verfügung, so dass pro Zweig sechs Trägersignale existieren. Diese Trägersignale sind Dreieckssignale und besitzen eine Phasenverschiebung von 60° zueinander. Für die Phasenverschiebung zwischen dem unteren und dem oberen Zweig gibt es verschiedene Möglichkeiten: Je nach Anwendung kann eine n+1-Level oder 2n+1-Level Modulation gewählt werden. Bei der n+1-Level Modulation beträgt die Phasenverschiebung 0°, während die Phasenverschiebung bei einer 2n+1-Level Modulation 30° beträgt. Durch die Wahl der Phasenverschiebung der Zweige zueinander ist es möglich, die Oberschwingungen entweder in Richtung der Phasenausgangsspannung, also zur AC-Seite (n+1-Level Modulation) oder in Richtung DC-Seite zu verschieben (2n+1-Level Modulation). Bei der 2n+1-Level Modulation enthält die Ausgangsspannung eine höhere Anzahl an Stufen, was letztlich gleichbedeutend mit einer Reduktion des Oberschwingungsgehaltes ist. Eine weitere Eigenschaft dieser Modulationsart ist, dass die Anzahl der Schaltzyklen für alle Submodule gleich ist, so dass die Verlustleistung gleichmäßig auf alle IGBT verteilt wird. Unter der Annahme, dass die Schaltfrequenz kein Vielfaches der Grundfrequenz ist, sind die Kondensatorspannungen ausgeglichen. Gilt diese Annahme jedoch nicht wird die Implementierung einer Regelung zum Ausbalancieren der Kondensatorspannungen notwendig. Aufgrund des gewählten Kommunikationssystems ist es möglich, diese Regelung dezentralisiert zu implementieren, d. h., dass diese im Slave umgesetzt werden kann. Durch die Auslagerung verschiedener Aufgaben, wie der Regelung der Kondensatorspannungen, der Fehlerabweichung und der PWM-Generierung, kann die benötigte Verarbeitungsleistung des Masters reduziert werden.

3.3 AP-3 Schaltzellen

Beim modularen Mehrpunktumrichter handelt es sich um eine Topologie, die, wie Abbildung 1.1 zeigt, die bekannte Struktur einer Drehstrom-Brückenschaltung aus sechs Zweigen aufweist. Jeder Zweig besteht aus

gleich vielen, einheitlichen, in Reihe geschalteten Submodulen. Damit können theoretisch eine beliebig hohe Zahl an Spannungsstufen und sehr hohe Ausgangsspannungen erreicht werden. (In HGÜ-Anwendungen sind dies bereits mehrere hundert Stufen.) In diesem Fall besitzt die Ausgangsspannung einer Phase des Umrichters bis zu 13 Spannungsstufen. Das einzelne Submodul besteht im einfachsten Fall aus zwei in Reihe geschalteten IGBTs mit je einer antiparallelen Diode (Halbbrückenschaltung) an einem gemeinsamen Kondensator (vgl. Abb. 1.1). Für den Mittelspannungs-Windenergie-Umrichter, der die übliche Ausgangsspannung von 3 kV haben soll, werden sechs DSM mit je vier 1700-V-IGBTs pro Phase benötigt. Unter der Annahme der Nutzung einer Phase-Shifted Carrier PWM, führt dies zu einer Ausgangsspannung mit bis zu 13 Spannungsstufen. Ein industrieübliches kompaktes Design besitzt der Demonstrator nicht, da dies erstens die erforderlichen messtechnischen Untersuchungen behindern würde und zweitens zusätzlichen Zeit- und Kostenbedarf bedeutet hätte.

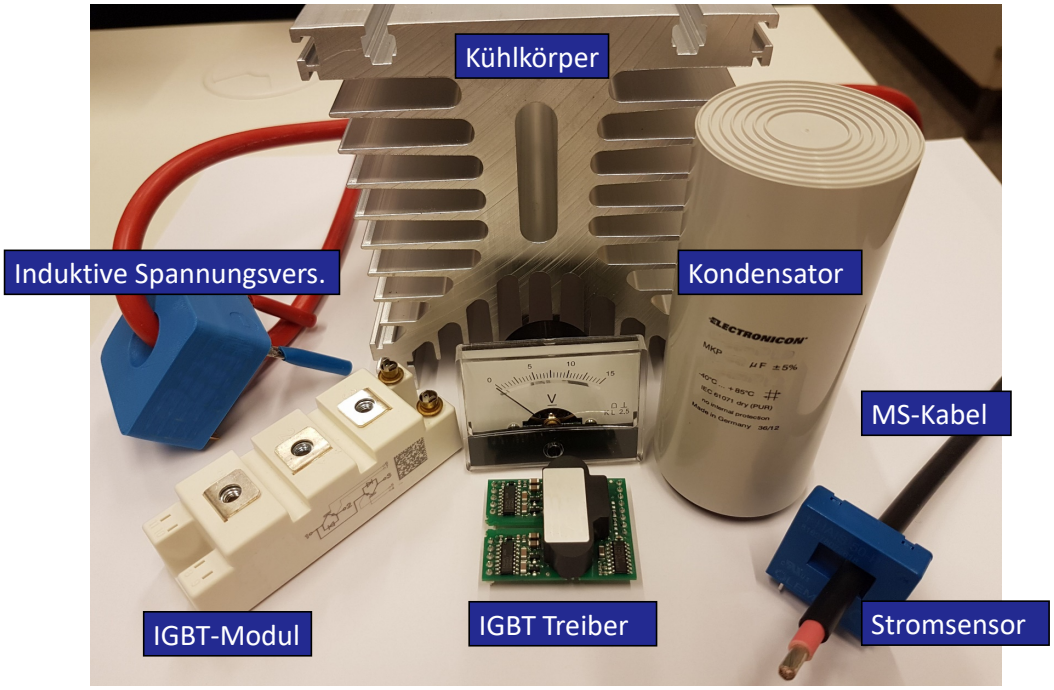

Abbildung 3.7: Auswahl von Komponenten eines DSMs

Die Komponentenauswahl wurde, wie bereits oben erwähnt, anhand von Simulationen und einzelnen Testaufbauten getroffen. Dabei zeigte sich, dass an die Hauptkomponenten, wie z. B. an die IGBT-Module oder an die Kondensatoren, keine besonderen Anforderungen gestellt werden. Mit typischen Niederspannungskomponenten können die nötigen Strom- und Spannungsgrenzwerte eingehalten werden, so dass IGBT-Module aus dem Standardprogramm der Firma Semikron und Standard Folienkondensatoren der Firma Electronicon gewählt und beschafft wurden.

Die Abbildung 3.8 zeigt die Realisierung eines DSMs. Es enthält zwei IGBT-Halbbrückenmodule, zwei Zweikanal-IGBT-Treiber, zwei Kondensatorbänke (DC+ und DC-) und die Sensorik. Die IGBT-Halbbrückenmodule sind auf den Kühlkörper geschraubt und mit Schrauben und Einpresskontakten an die Powerstack-Platine angebunden. Die Kondensatorbänke besitzen ein gemeinsames Potential, welches mit dem Kühlkörper verbunden ist und als lokales Bezugspotential dient. Die maximale Spannung jeder Kondensatorbank beträgt 1200 V. Zum Entladen der Kondensatorbänke ist eine Entladeschaltung realisiert worden. Verglichen mit der Möglichkeit, Entladewiderstände fest zu installieren, ist die genutzte Entladeschaltung so ausgelegt, dass ungewollte

Entladeeffekte auf den Regelkreis vermieden werden. Der Ladezustand der Kondensatorbänke kann über die Analogvoltmeter überwacht werden. Diese dienen allein der Sicherheit des Bedienpersonals während der Experimente und könnten bei einem Industrieprodukt entfallen. Die Sensorik eines DSMs besteht aus Temperatursensor, Stromsensor und Spannungsteilern mit der jeweiligen Signalverarbeitung. Die Auswertung der Sensorik erfolgt mittels Sigma-Delta (Σ-Δ) A/D-Wandlern. Diese bieten hohe Präzision, Linearität, Dynamik und große Immunität gegenüber elektromagnetischen Störungen. Versorgt werden die Sensorik des DSMs und die dezentrale Logik mittels einer induktiven Spannungsversorgung. Durch die galvanische Trennung zwischen Versorgungseinheit und DSM ist eine dauerhafte Versorgung der DSM mit minimalem Aufwand gegeben. Zusätzlich wird dabei die Kondensatorbank nicht belastet und es können Messdaten generiert werden, auch wenn die Kondensatoren nicht geladen sind. Dies wäre bei einem Netzteil (DC-DC-Wandler), welches sich aus der Kondensatorspannung versorgen würde, nicht der Fall. Die induktive Versorgung liefert eine 15-V-Gleichspannung für die IGBT-Treiber und die Entladeschaltung. Zwei weitere auf der Platine erzeugten Spannungsstufen (5 V und 3,3 V) versorgen alle übrigen Schaltungsteile und die dezentrale Steuerung. Die FPGA-Platine und die Kommunikationsplatine sind zentral vor dem Kühlkörper angeordnet und Buchsenleisten an die Powerstack-Platine angebunden. Die Kommunikationsplatine wandelt die zur Kommunikation notwendigen elektrischen Signale in optische Signale um. Die galvanische Trennung zwischen den einzelnen Busteilnehmern kann somit sichergestellt werden.

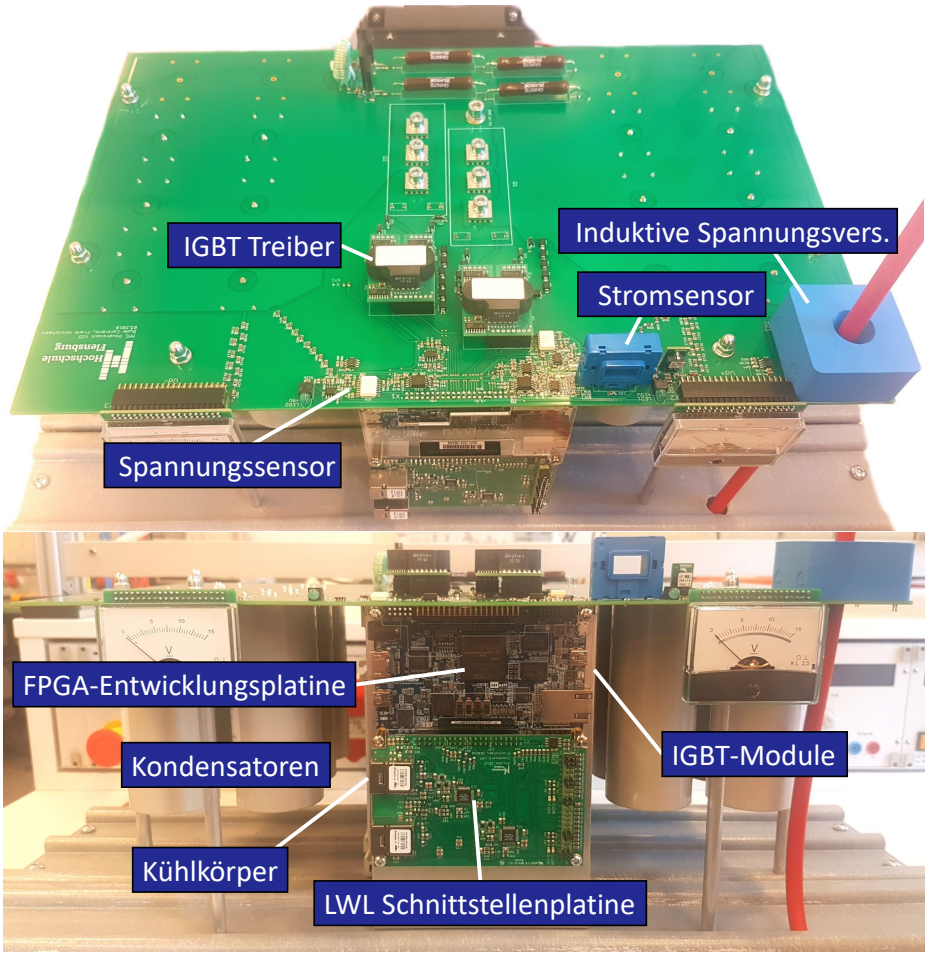

Abbildung 3.8: Fotos eines DSMs

3D-Zeichnungen der mechanischen Konstruktion (siehe Abb. 3.9) erleichterten die Positionierung aller Bauteile, damit einerseits notwendige Luft- und Kriechstrecken (1 cm/kV) eingehalten werden konnten, jedoch andererseits eine kompakte Bauform möglich wurde. Dabei spielte die Möglichkeit einer guten Wartung und eine gute Wärmeabfuhr ebenfalls eine Rolle. Mit dem Einbau einer Vorkammer zwischen Lüfter und Kühlkörper, welche aus Polyoxymethylen besteht und damit etwa bis 100°C temperaturbeständig ist, ist eine elektrische Isolation zwischen dem Kühlkörper und dem geerdeten Lüfter erzielt. Desweiteren wird der Druck durch die Vorkammer vergleichmäßigt, wodurch die Ausnutzung des Kühlkörpers verbessert wird.

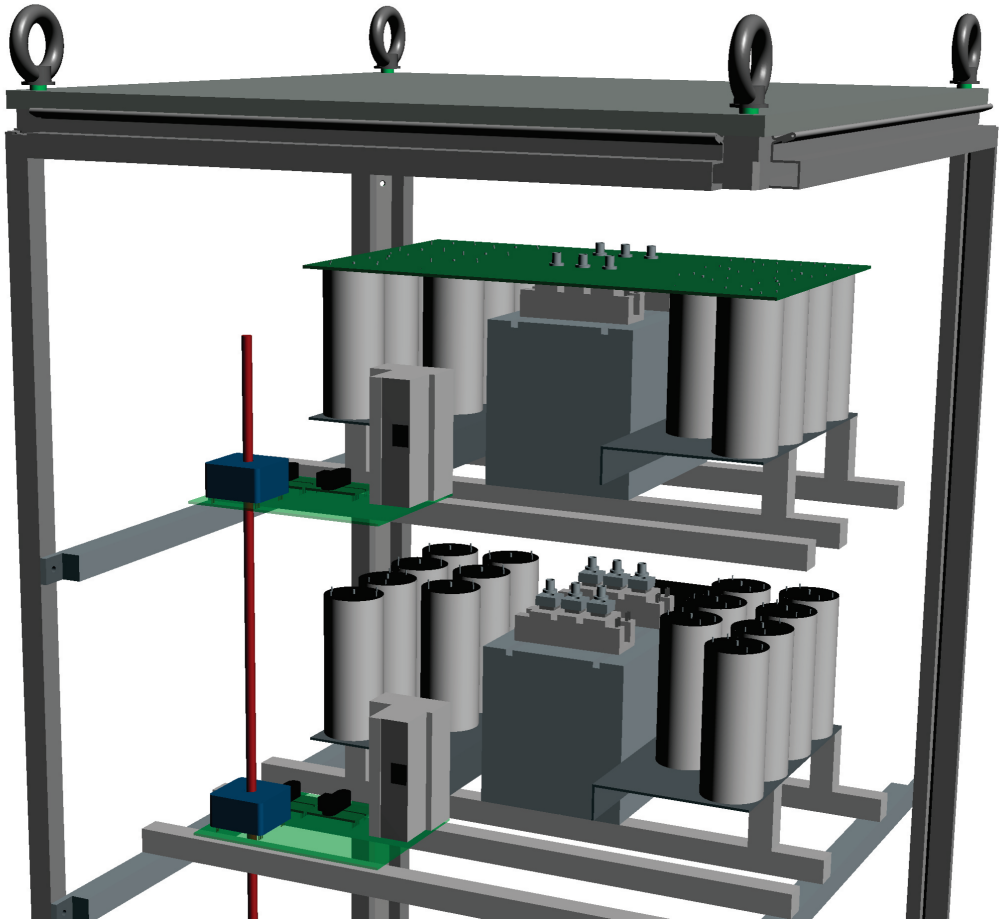

Abbildung 3.9: 3D-Zeichnung aus dem Entwicklungsprozess

Die ausgewählten IGBT-Treiber wurden sowohl vorab auf einem Testboard als auch nach dem vollständigen Aufbau der ersten zwei DSM ausgiebig getestet.

Zur Überprüfung der Funktionsfähigkeit der DSM wurden die folgenden Tests durchgeführt:

- Sichtprüfung
- Prüfung der Versorgungsspannungen
- Prüfung der Entladeschaltung der Kondensatoren
- Laden der Zwischenkreise bis 1200 V
- Testen der Schwellwerte für die positiven und negativen Zwischenkreisspannungen
- Testen der Schwellwerte für die positiven und negativen Lastströme
- Testen der Schwellwerte für die Temperatur

- Test der Kommunikation und Kalibrierung der Σ-Δ-Wandler
- Verifizierung der eingestellten Totzeit der Schaltsignale
- Test der Kurzschlussabschaltung der Zweikanal-IGBT-Treiber
- PWM-Betrieb mit ohmsch-induktiver Last zwischen den zwei Halbbrücken eines DSMs bei ±600 V
- Thermographie der DSM
- Untersuchung des Verhaltens bei Ausfall der Versorgungsspannung und der Kommunikation

Mittels des durchgeführten Typ-Tests wurde die vollständige Funktionsfähigkeit der DSM validiert. Daraufhin konnte die Freigabe zur Herstellung der weiteren 18 DSM erteilt werden. Nach deren Bestückung und dem mechanischen Aufbau wurden diese nur noch auf Funktion geprüft. Es erfolgte kein Test unter Last. Mit der Entwicklung eines Testschemas konnten die Vermessungen der einzelnen DSM zügig abgeschlossen werden.

Nach der erfolgreichen Inbetriebnahme aller DSM wurde der Gesamtaufbau der modularen Mehrpunktumrichters realisiert. Die Abbildung 3.10 zeigt den dreiphasigen 350-kVA-MMC Demonstrator. Für die induktive Versorgung aller DSM sind zwei Versorgungseinheiten vonnöten. Die Phasenanschlüsse der Zweige sind über die Zweigdrosseln nach außen geführt. Mittels Lichtwellenleiter sind die DSM über einen EtherCAT-Switch an die PLC angebunden.

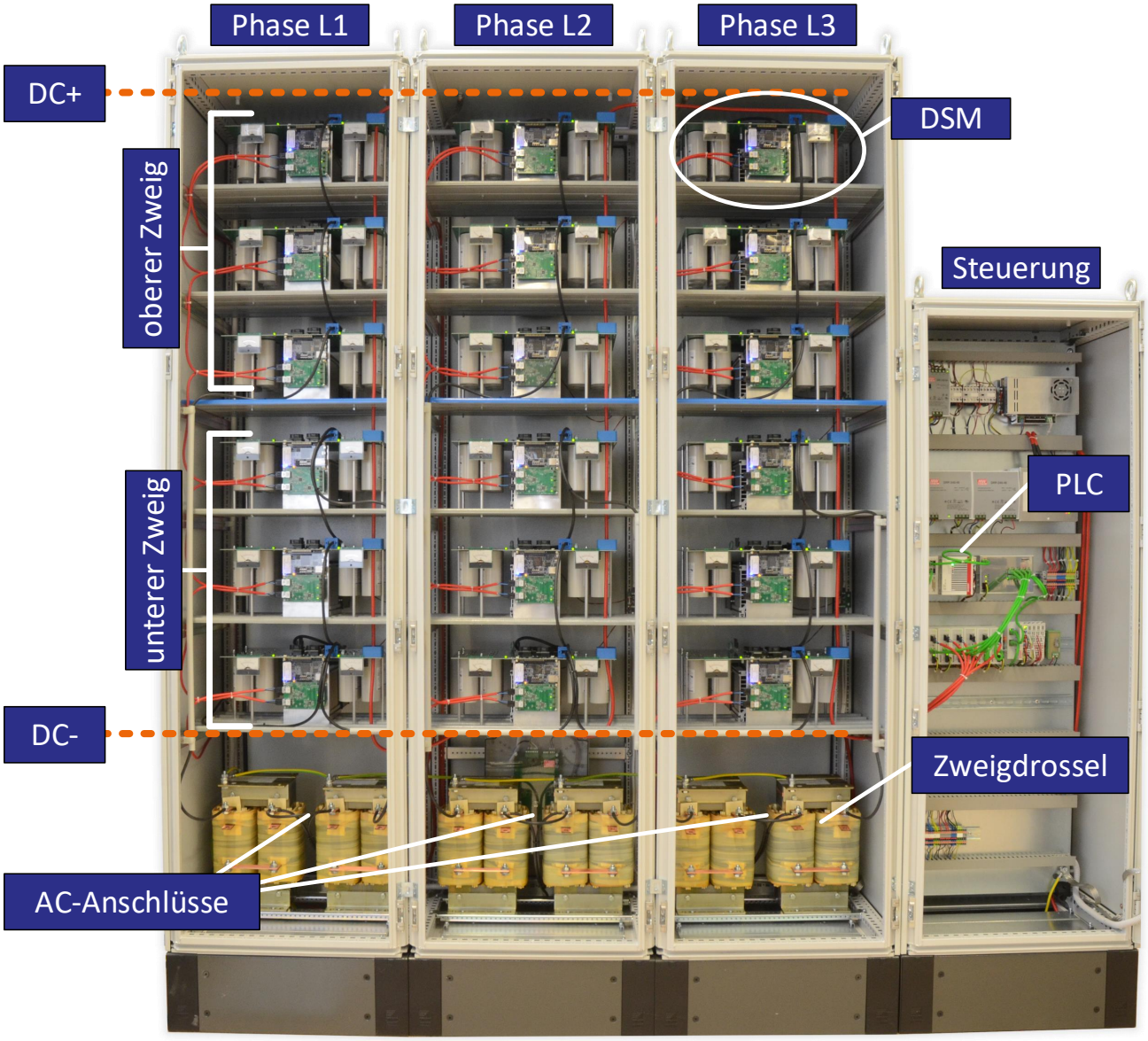

Abbildung 3.10: Dreiphasiger 350 kVA-MMC-Demonstrator

Wie bereits in Kapitel 3.2 erwähnt, wird die PSC-PWM für den Betrieb des Umrichters eingesetzt. Aufgrund der Konstellation der zwei IGBT-Halbbrückenmodule sowie der Schaltzustände der einzelnen IGBTs kann ein DSM jeweils drei Ausgangsspannungen zwischen den Phasenanschlüssen annehmen (0 V, $U_{\mathrm{DSM}}/2$, U_{DSM}). Bedingt durch die Überlagerung der einzelnen Spannungsstufen ergibt sich eine 7-stufige Ausgangsspannung. Wird die PSC-PWM um eine zusätzliche Phasenverschiebung zwischen dem oberen und dem unteren Zweig ergänzt, können bis zu 13 Spannungsstufen erzeugt werden.

Nach der Fertigstellung des Hardwareaufbaus des modularen Mehrpunktumrichters und der Programmierung der Kommunikation inklusive Modulation und Regelung wurde der Demonstrator im Prüffeld (siehe Abschnitt 3.4) angeschlossen und in Betrieb genommen (siehe Abschnitt 3.5).

3.4 AP-4 Prüfumgebung

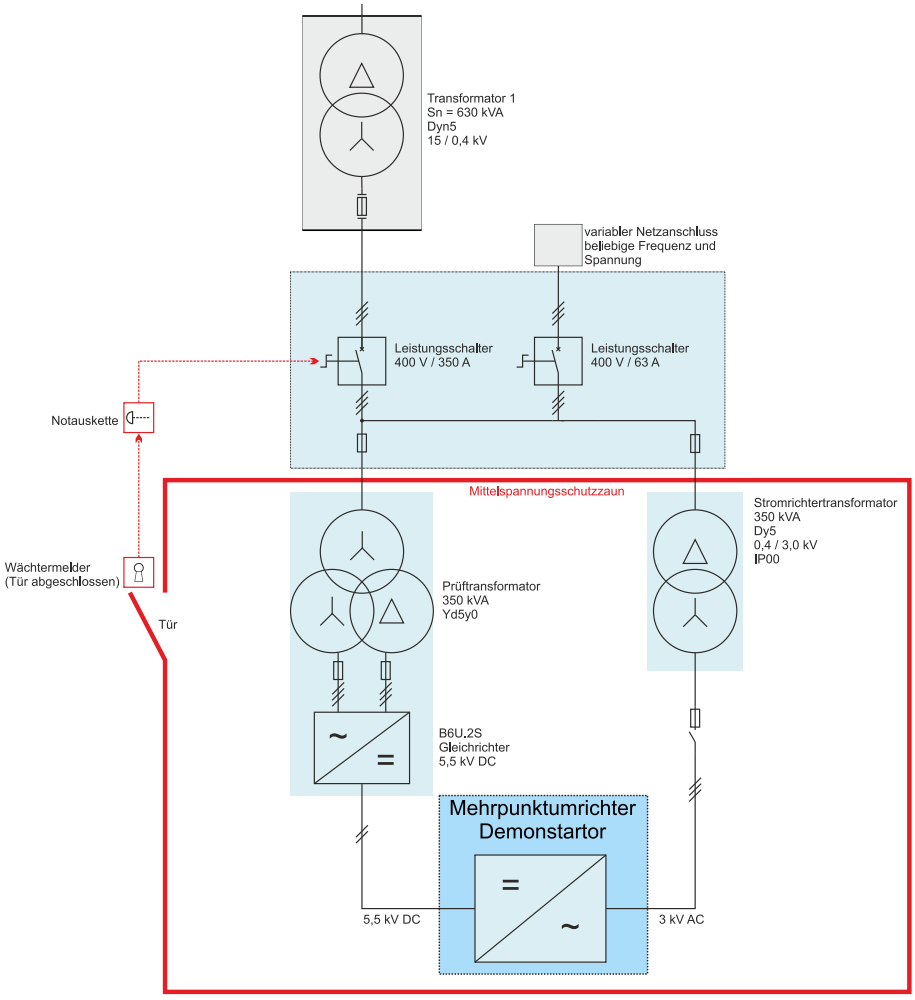

Abbildung 3.11: Skizze der MMC Prüfumgebung

Ein Simulationsmodell allein kann nie die Probleme aufzeigen, die eine spätere Umrichter-Realisierung bei voller Leistung aufwerfen wird. Daher ist ein Zwischenschritt in Form eines Hardware-Demonstrators erforderlich, um die Machbarkeit zu untersuchen. Eine Leistung von 350 kVA wurde angestrebt, weil diese einerseits mit der im Labor für elektrische Maschinen der HS Flensburg vorhandenen Anschlussleistung noch vereinbar ist, andererseits aber schon zu Strömen führt, bei denen typischerweise IGBT-Module eingesetzt werden, die in ihren Eigenschaften mit denen in einem Umrichter voller Leistung vergleichbar sind. Für den Demonstrator ist die in Abbildung 3.11 dargestellte Prüfumgebung geschaffen worden, die im Wesentlichen aus einem Hochsetztransformator von 400 V auf 3000 V und einem Gleichrichter besteht. Wie in der Abbildung ersichtlich, wird der Gleichrichter über einen Yd5y0-Prüftransformator gespeist. Die aus dem Gleichrichter bezogene Leistung bei 5,5 kV steht stellvertretend für die Leistung aus dem Windkraftgenerator. Der Stromrichtertransformator speist die elektrische Leistung in diesem Fall nicht auf die sonst üblichen 20- bis 30-kV-, sondern auf die 400-V-Ebene zurück. Außerdem ist die Prüfumgebung mit einem Bremssteller und eigens dafür entwickelten Messeinrichtungen zur Überwachung von Strömen und Spannungen ausgestattet. Der Nutzen der einzelnen Komponenten ist im Folgenden beschrieben.

- Gleichrichter:
  Der Gleichrichter dient dazu, die eingangsseitige Gleichspannung von 5,5 kV für den MMC Demonstrator bereitzustellen. Die zwölfpulsige Gleichspannung wird aus zwei in Reihe geschaltenen B6U-Gleichrichtern (B6U.2S) erzeugt. Gespeist wird der Gleichrichter durch den Prüftransformator.
- Bremssteller:
  Der Bremssteller dient dem Schutz des Umrichters. Bei einer Überspannung am Zwischenkreis wird der Bremssteller automatisch aktiviert und wandelt dabei die überschüssige Energie im Zwischenkreis kurzzeitig in thermische Energie um.
- Messungen:
  Zur Überprüfung der Funktionsweise des Demonstrators gilt es nicht nur, zu jeder Zeit Informationen über die Spannungen, Ströme und Temperaturen der einzelnen DSM zu haben, sondern auch Messdaten aus dem gesamten Umrichter zu erfassen. Dazu sind die Messplatinen zur Strom- und Spannungsmessung entwickelt worden. Diese ermöglichen zum einen die Messung der ausgangsseitigen AC Ströme (I_a, I_b, I_c) und Spannungen (U_a, U_b, U_c) und zum anderen die Erfassung der eingangsseitigen Zwischenkreisspannungen (U_{DC}, U_{DC+}, U_{DC-}) sowie der Ströme (I_{DC+}, I_{DC-}, I_{MP}) am Gleichrichter. Alle eingangsseitigen und ausgangsseitigen Größen des Umrichters werden somit erfasst und dienen der Überwachung des modularen Mehrpunktumrichters.

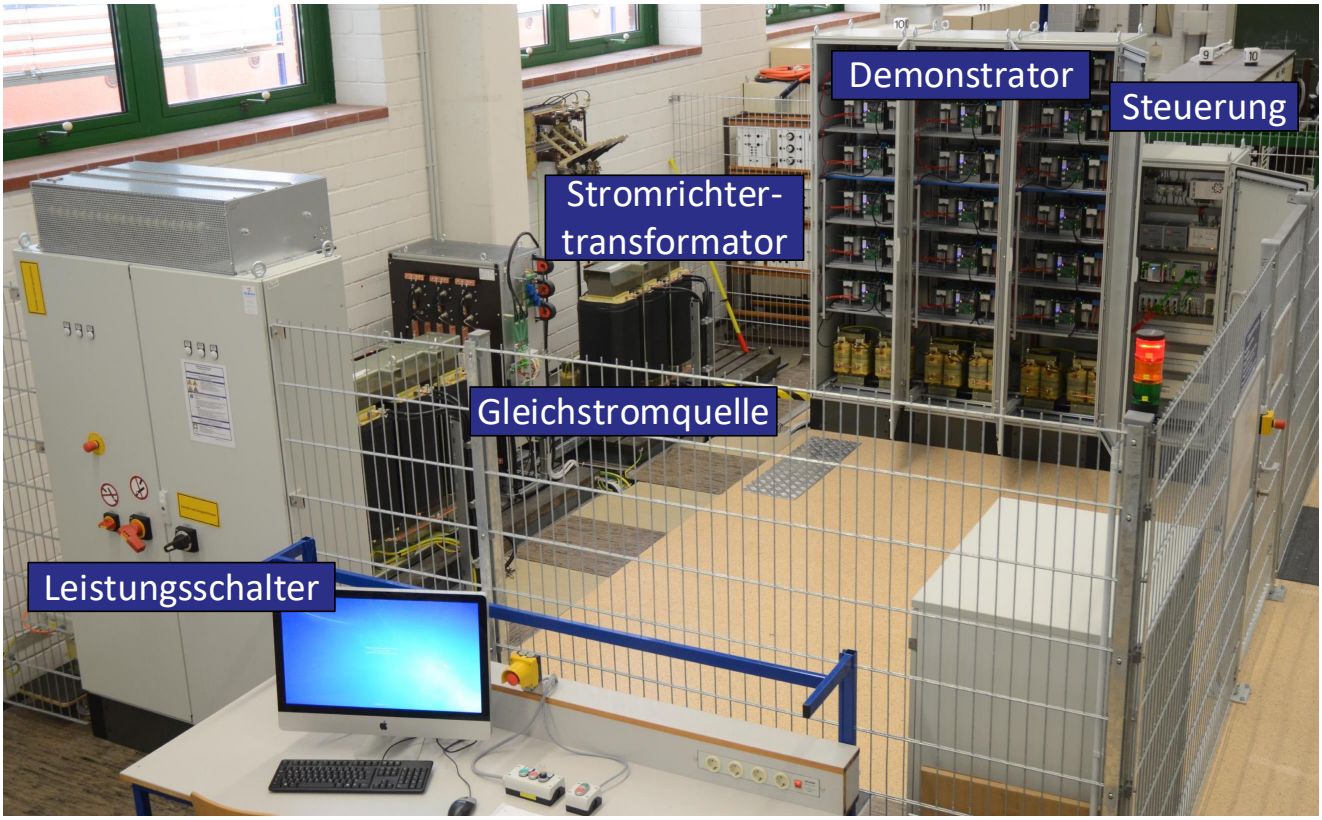

Abbildung 3.12: Mittelspannungs-Prüfumgebung mit MMC Demonstrator der HS Flensburg

Die Abbildung 3.12 zeigt ergänzend zur Skizze (Abb. 3.11) die Mittelspannungs-Prüfumgebung der HS Flensburg inklusive des 350-kVA-MMC-Demonstrators.

3.5 AP-5 Inbetriebnahme und Messungen

Im Anschluss an die Fertigstellung der mechanischen Konstruktionen und ausgiebiger Tests des Bussystems folgte die Inbetriebnahmephase des Umrichters. Im Folgenden sind die bisherigen Ergebnisse der Untersuchungen des modularen Mehrpunktumrichters dargestellt und diskutiert.

Im ersten Schritt sind der einphasige gesteuerte Betrieb und die Umsetzung der (n+1)-Modulation anhand der Pulsmuster für alle drei Phasen überprüft worden. Dafür wurde der Umrichter mit reduzierter Spannung im Leerlauf betrieben. Diese Vorgehensweise wurde gewählt, um die Auswirkungen eventueller Fehler in der Programmierung zu minimieren und um die Ausbalancierung der Kondensatorspannungen im gesteuerten Betrieb sicherzustellen. Aufgenommen wurden die Zweigspannungen, der DC-Strom und die Ausgangsspannung der ersten Phase. Abbildung 3.13 zeigt die Verläufe der Messdaten. Die Symmetrie der Zweigspannungen resultiert in einer ebenfalls symmetrischen Phasenausgangsspannung. Der DC-Strom ist, wie erwartet, etwa 0 A. Anhand der Zweigspannungen und auch der Phasenspannung kann die Anzahl der Spannungsstufen der (n+1)-Modulation mit sieben Stufen verfiziert werden.

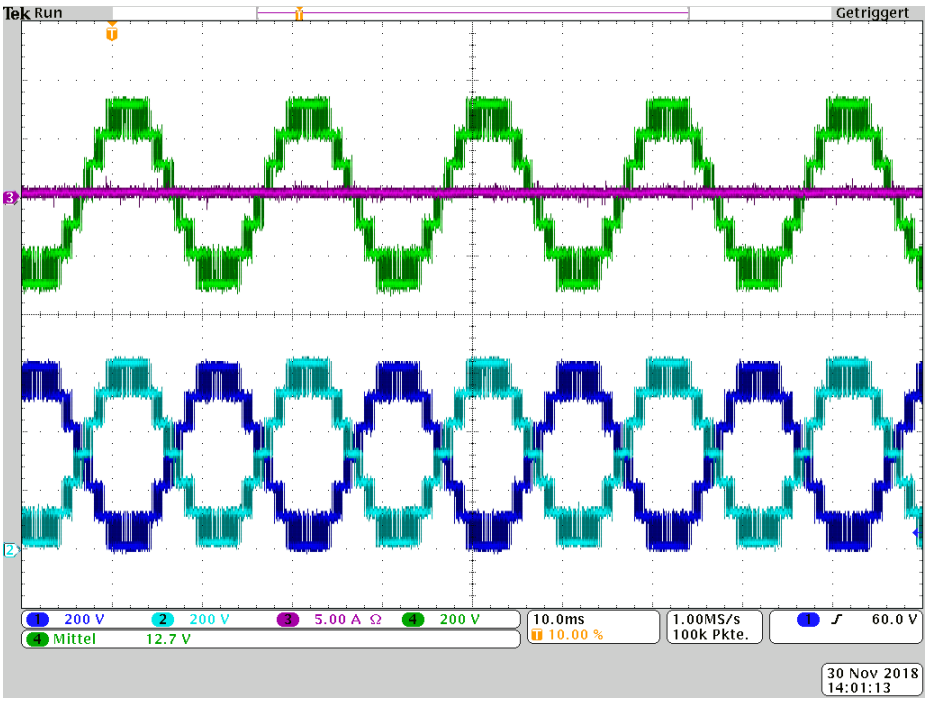

Abbildung 3.13: Einphasiger gesteuerter Betrieb des MMC-Demonstrators bei reduzierter Spannung

Nach dem erfolgreichen Test des einphasigen gesteuerten Betriebes ist die dreiphasige Inbetriebnahme im Leerlauf durchgeführt worden. Dabei ist zunächst ebenfalls auf die volle Spannung verzichtet worden. Die Abbildung 3.14 zeigt die verkettenen Spannungen U_{12}, U_{23} und U_{31}. Durch die Messung der verkettenen Spannungen besitzen die Verläufe trotz (n+1)-Modulation 13 Spannungsstufen. Es ist zu sehen, dass die Spannungsverläufe jeweils 120° zueinander phasenverschoben sind. Die Effektivwerte betragen dabei etwa 400 V.

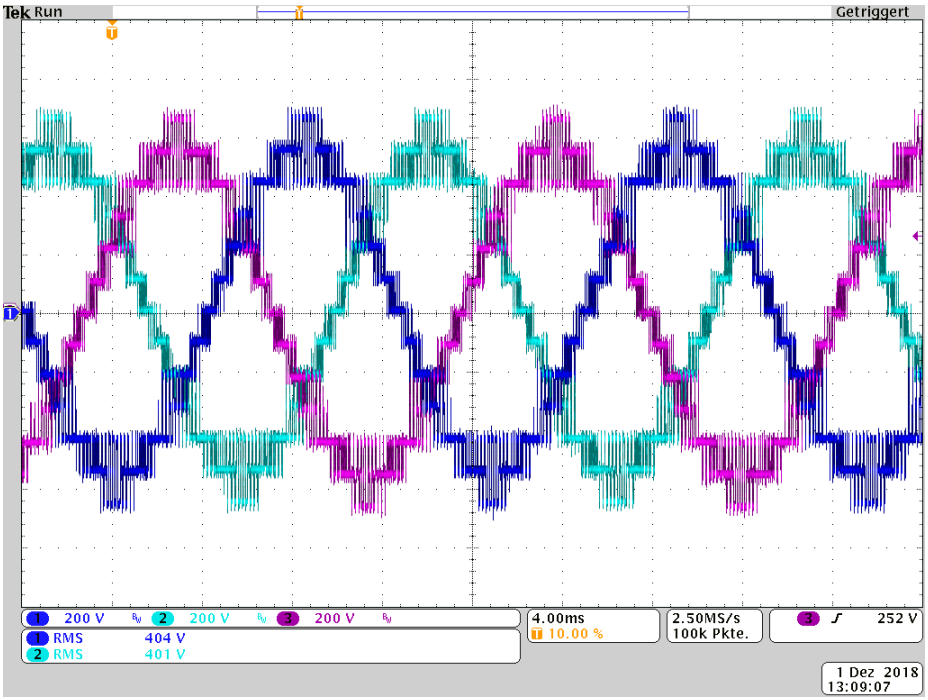

Abbildung 3.14: Dreiphasiger gesteuerter Betrieb des MMC-Demonstrators bei reduzierter Spannung

Im nächsten Schritt der Inbetriebnahme ist eine ohmsche Last angeschlossen worden. Modulation und Spannungsbereich wurden wie in den bisherigen Messungen gewählt. Die Abbildung 3.15 stellt den gesteuerten Betrieb mit ohmscher Last dar. Abgebildet sind Phasenausgangsspannung der Phase A, zugehöriger Phasenstrom und die Außenleiterspannung U_{23}. Betont werden soll an dieser Stelle, dass die Last rein ohmsch war und keine zusätzliche Glättung des Stroms erfolgte. Die Glättung ergab sich aufgrund der in Reihe liegenden Zweigdrosseln.

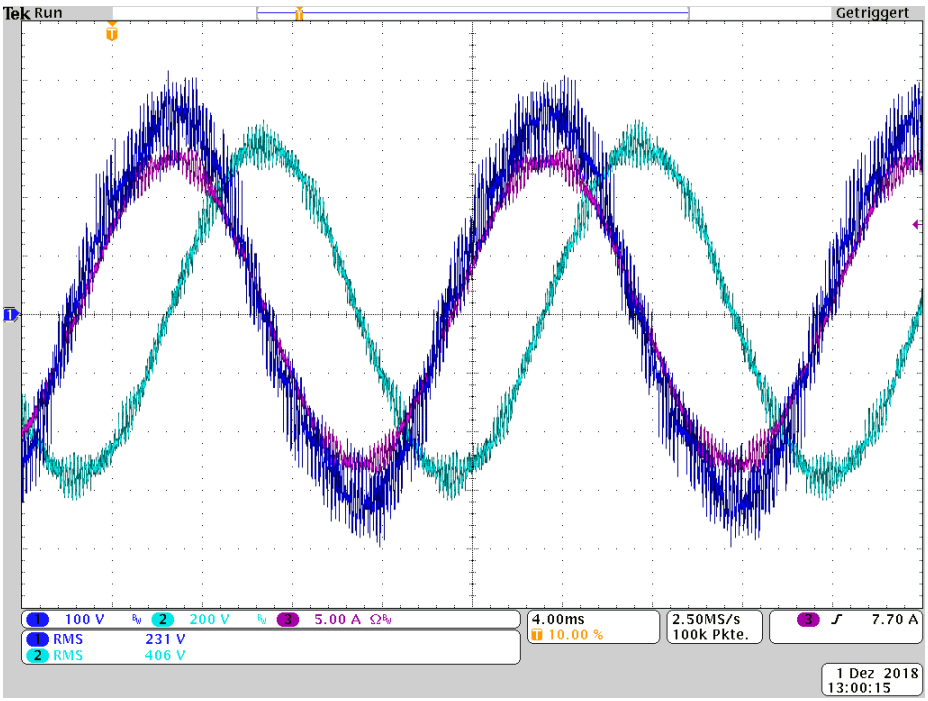

Abbildung 3.15: Gesteuerter Betrieb mit ohmsche Last bei reduzierter Spannung, Phasenspannung (blau), Phasenstrom (magenta) und verkettete Spannung (cyan)

Mit dem Abschluss des dreiphasigen Betriebs ohne Last und mit Last bei reduzierter Spannung sind diese Messungen bei voller Spannung wiederholt worden und im Folgenden abgebildet. Ein gesteuerter Betrieb mit voller Leistung ist derzeit nicht möglich, da die zur Verfügung stehenden Last den Betrieb auf eine Leistung von 50 kW begrenzt.

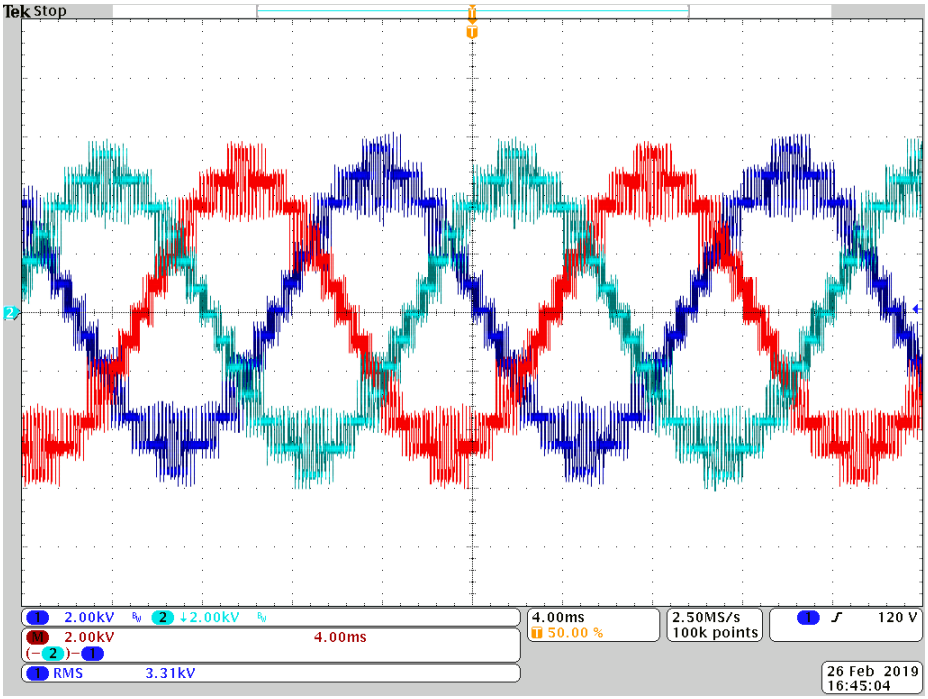

Abbildung 3.16: Dreiphasiger gesteuerter Betrieb des MMC-Demonstrators bei voller Spannung

Die Abbildung 3.16 zeigt die Messergebnisse des MMC-Demonstrators im gesteuerten Betrieb bei voller Spannung (3,3 kV). Abgebildet sind die gemessenen verketteten Spannungen U_{12}, U_{23} und die aus diesen Spannungen berechnete verkettete Spannung U_{31}. Der Demonstrator verhält sich, wie die Simulationsergebnisse es erwarten ließen. Die Spannungsverläufe sind ausbalanciert und enthalten 13 Spannungsstufen.

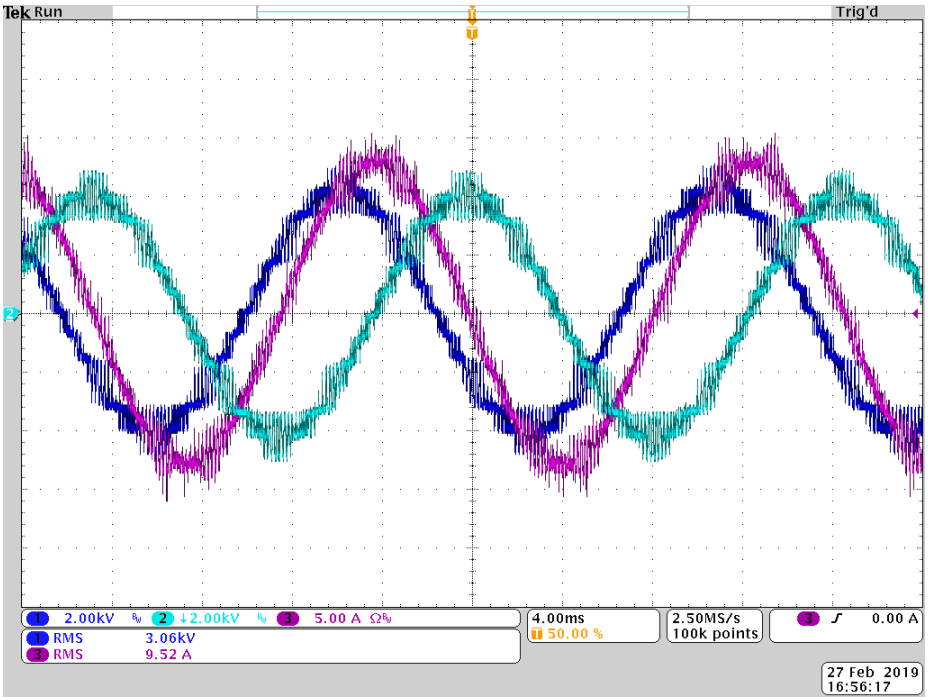

Abbildung 3.17: Gesteuerter Betrieb mit ohmsche Last, Phasenspannung (blau), Phasenstrom (magenta) und verkettete Spannung (cyan)

Ebenso wie bei reduzierter Spannung, zeigt der Umrichter mit ohmscher Last bei voller Spannung ein Verhalten, welches die Erwartung erfüllt. Die Abbildung 3.17 zeigt die Verläufe bei ohmscher Last (400 V) angeschlossen über den Ausgangstransformator. Abgebildet sind auf Kanal 1 und 2 die Verläufe der verketteten Spannungen U_{12} und U_{23} mit etwa 3 kV. Kanal 3 zeigt den Ausgangsstrom I_1 mit etwa 9,5 A. Daraus ergibt sich eine Leistung von etwa 50 kW.

Die Abbildung 3.18 zeigt den Oberschwingungsgehalt des Stroms am Umrichterausgang mit einer ohmschen Last im gesteuerten Betrieb. Gemessen wurde der Oberschwingungsgehalt mit einem Leistungsmesser (ZES Zimmer Precision Power Analyzer LMG670). In der Last werden bei voller Spannung von ca. 3 kV 50 kW umgesetzt. Die Grundfrequenz des Stroms von 50 Hz hat eine Amplitude von 8,537 A. In diesem Betrieb sind keine geraden Harmonischen vorhanden. Im Bereich um die 6 kHz befinden sich die am stärksten ausgeprägten ungeraden Harmonischen. Diese Gruppe von Harmonischen gehört zu den Seitenbändern der Schaltfrequenz. Diese resultieren aus der Multiplikation der Schaltfrequenz von 1 kHz mit der Anzahl von 6 Submodulen pro Zweig. Bei Netzeinspeisung sind nach VDE-AR-N 4110 Harmonische bis zu einer Frequenz von 9 kHz zu betrachten. Durch eine Erhöhung der Schaltfrequenz auf ca. 1,6 kHz oder durch die Realisierung einer (2n+1)-Modulation könnten die Harmonischen, welche aus der Schaltfrequenz resultieren, aus dem für die Netzeinspeisung relevanten Frequenzbereich geschoben werden.

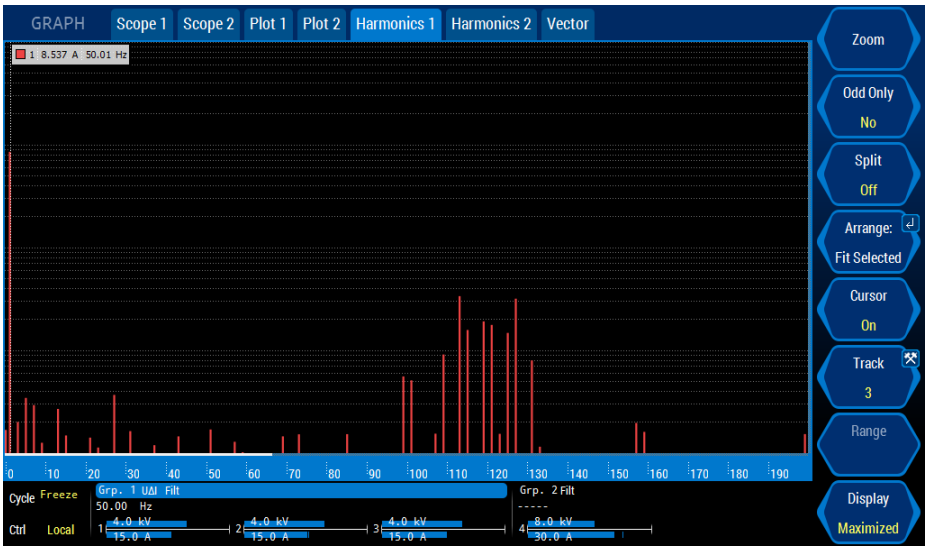

Abbildung 3.18: Oberschwingungsgehalt des Ausgangsstroms bei ohmscher Last

Ergänzend zur Messung des Oberschwingungsgehalts wurde mit dem Leistungsmesser ebenfalls der Wirkungsgrad im gesteuerten Betrieb bei ohmscher Last aufgenommen. Der Umrichter wurde bei voller AC-Spannung von 3 kV, aber reduzierter Leistung von etwa 41 kW betrieben (3.19). Die Group 1 bezeichnet hier die ausgangsseitige AC-Leistung, während Group 2 die eingangsseitige DC-Leistung des Umrichters beschreibt. Es resultiert ein Wirkungsgrad von 98,9 %.

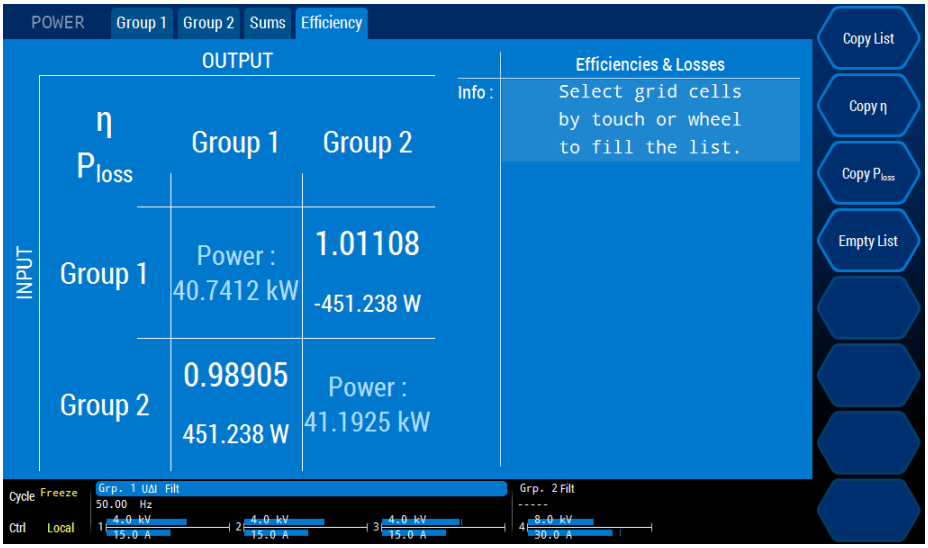

Abbildung 3.19: Wirkungsgrad im gesteuerten Betrieb mit ohmscher Last

Abschließend stellt die Abbildung 3.20 die Visualisierung der Messwerte am PC dar. Mit Hilfe von Balkendiagrammen werden die Submodulspannungen und die Submodultemperaturen dargestellt, während die Skizze oben die Messpunkte der Eingangs- und Ausgangsgrößen angibt. Über die Visualisierung werden ebenfalls der Modulationsgrad und die Parameter, wie beispielsweise die Offsets der Wandler, vorgegeben. Die Visualisierung bietet zusätzlich die Möglichkeit, die Versorgungsspannung des Umrichters zu schalten, die Betriebsart zu wechseln und die Entladeschaltung zu aktivieren. Im Fehlerfall bildet sie außerdem ab, welches Submodul das Fehlersignal ausgibt.

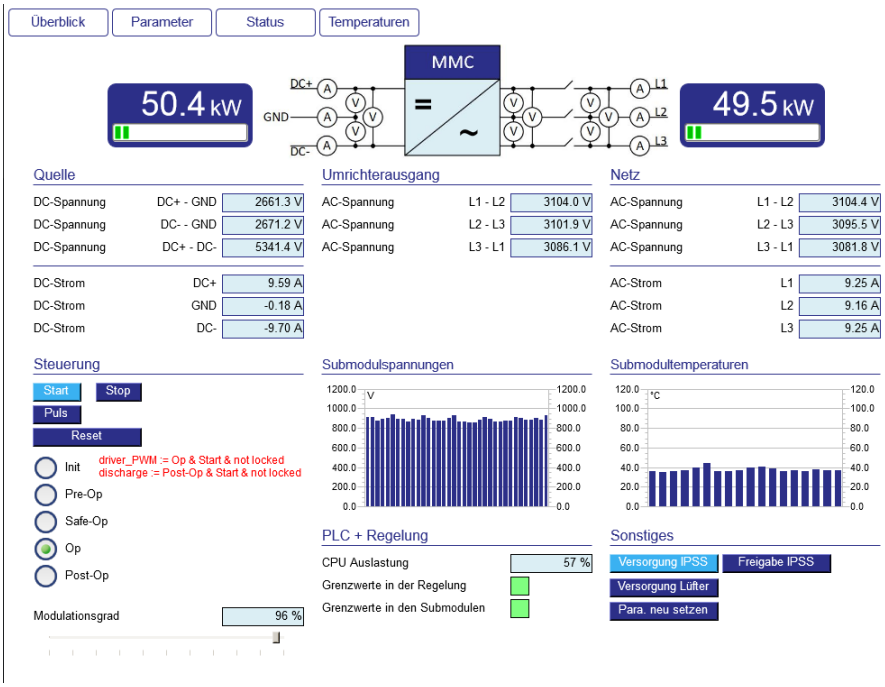

Abbildung 3.20: Visualisierung der Messwerte

Nach der erfolgreichen Inbetriebnahme im gesteuerten Betrieb sind Messungen im geregelten Betrieb in Planung. Diese beinhalten die Überprüfung der Programmierung zur Netzsynchronisation und Netzeinspeisung sowie den Betrieb bei voller Leistung (350 kVA). Geplant sind auch Messungen des Oberschwingungsgehalts, einschließlich der Überprüfung der Einhaltung der Vorgaben aus den einschlägigen Normen sowie Messungen des Wirkungsgrads bei Netzeinspeisung.

4 Zusammenfassung und Ausblick

Die ersten Messungen mit reduzierter Spannung im einphasigen gesteuerten Betrieb ohne Last stellen die Grundlage zur qualitativen Bewertung des Forschungsprojektes dar. Mit dem erfolgreichen Abschluss dieser Messungen konnte zunächst die Funktionsfähigkeit des Zusammenspiels von Hardware und Software gezeigt werden. Die Messungen lieferten die erwarteten Ergebnisse der Strom- und Spannngsverläufe. Mit der Ergänzung der Inbetriebnahme im dreiphasigen Betrieb ohne Last ist gezeigt, dass die Hardware des Umrichters hinsichtlich der elektrischen Komponenten korrekt dimensioniert und funktionsfähig ist. Die erfolgreiche Durchführung des dreiphasigen Betriebs unter Last bekräftigt diesen Schluss. Diese Messungen wurden für den Betrieb bei voller Spannung wiederholt. Die volle Leistung konnte in diesem Fall nicht umgesetzt werden, da keine geeignete Last zur Verfügung stand. Die Ergebnisse der Messungen bei voller Spannung bestätigen wiederum die vorherigen Messergebnisse bei reduzierter Spannung. Die Strom- und Spannungsverläufe entsprechen den Erwartungen und sind ausbalanciert. Der Wirkungsgrad im Teillastbetrieb liegt bei 98,9 % und das Spektrum des Oberschwingungsgehalts zeigt keine außergewöhnlichen Erscheinungen. Somit kann auf Basis der vorliegenden Untersuchungen festgestellt werden, dass die Kombination von modularem Mehrpunktumrichter und dezentraler EtherCAT-Steuerung ein erfoglreichversprechendes Konzept ist.

Mit Blick in die Zukunft gilt es nun, eine Regelung zu implementieren und die Untersuchung des modularen Mehrpunktumrichters um den geregelten Betrieb zu erweitern. Außerdem sind Untersuchungen zur Netzsynchronisation und Netzeinspeisung ausstehend. Diese Untersuchungen sollen dann auch Untersuchungen des Oberschwingungsgehalts beinhalten. Dahingehend kann die Eignung bezüglich der Netzeinspeisung aus den einschlägigen Normen festgestellt werden.

Die Ergebnisse der Untersuchungen des modularen Mehrpunktumrichter-Demonstrators lassen sich auf Wechselrichter von fünf und mehr Megawatt Leistung übertragen. Dies bringt die Voraussetzung für den eingangs erwähnten Technologiesprung, der nötig wird, um zukünftige, leistungsfähigere Windenergieanlagen oberschwingungsarm, kostengünstig und wirtschaftlich ins Netz zu integrieren. Dieser Ansatz ist insofern nachhaltig, dass das modulare Konzept eine nahezu beliebige Erweiterbarkeit unterstützt (vgl. HGÜ). Die nächst höhere, gängige Spannungsebene für Antriebe liegt bei 6 kV und könnte z. B. problemlos durch Verdoppelung der Modulzahl dargestellt werden. Zudem kann durch die Modularität die Spannungshöhe leichter auf die Anforderungen bei der Blindleistungseinspeisung oder im HVRT angepasst werden.

Die dezentrale Steuerung verfolgt denselben modularen und skalierbaren Ansatz auf der Signalebene. Das EtherCAT-Kommunikationsprotokoll ist in Windenergieanlagen und Industrie bereits etabliert und ermöglicht so die nahtlose Integration in die Anlagensteuerung. Hier wird der Schritt weg von der individuellen Steuerhardware für jedes Produkt hin zur wiederverwertbaren Standardplattform vollzogen, was die Zeit für Neuentwicklungen von kundenspezifischen Umrichtern verkürzen wird.

Das vorhandene Forschungspotential im Bereich der Einsatzfähigkeit für Windenergieanlagen und der neuartigen Steuerung ist ausschlaggebend für Promotionsvorhaben von Herrn Fey, M.Eng.. Herr Fey war unter anderem als wissenschaftlicher Mitarbeiter in diesem Forschungsprojekt tätig und beschäftigte sich auch außerhalb dieses

Projektes tiefgreifender mit dieser Thematik. Zur Betreuung der Promotion hat sich Frau Prof. Dr.-Ing. Regine Mallwitz von der TU Braunschweig, Institut für Elektrische Maschinen, Antriebe und Bahnen bereiterklärt. Herr Fey ist zur Promotion an der TU Braunschweig zugelassen, als Promotionsstudent eingeschrieben und hat alle nötigen Anforderungen erfüllt. Letztlich wird die Untersuchung des modularen Mehrpunktumrichters mit dezentraler Steuerung durch die Promotion weiter vorangetrieben.

5 Veröffentlichungen

5.1 NEIS Konferenz

Im März 2017 wurde beschlossen, die ersten Simulationsergebnisse und das Vorhaben des Forschungsprojektes auf der NEIS (Nachhaltige Energieversorgung und Integration von Speichern) Conference 2017 in Hamburg vorzustellen. Es wurden alle Phasen der Zulassung erfolgreich durchlaufen, so dass am 22. September die Veröffentlichung präsentiert werden konnte. Die Veröffentlichung ist auf den Oberschwingungsgehalt des Umrichters fokussiert und zieht Vergleiche mit klassischen Drei-Level-Mittelspannungs-Umrichtern für die Netzeinspeisung in ein 20-kV-Netz. Es konnte gezeigt werden, dass die gängigen Netzanschlussbedingungen ohne die Installation zusätzlicher Netzfilter bei einer Einspeisung durch einer 5-MW-WEA oder eines Windparks mit zehn 5-MW-WEAn eingehalten werden können.

Unterstützt wurde diese Veröffentlichung durch Frau Prof. Mallwitz. Die Konferenzbeiträge werden in den VDE Conferene Proceedings und im IEEE Xplore (IEEE PES) veröffentlicht. Die Veröffentlichung ist dem Anhang beigefügt.

5.2 IEEE CEP-POWERENG 2019

Die Teilnahme an der IEEE CEP-POWERENG 2019 in Sønderborg, Dänemark, mit einer Veröffentlichung war erfolgreich. Diese Konferenz ist die dreizehnte internationale Konferenz zu den Themen Kompatibilität, Leistungselektronik und Energietechnik. Somit passt die Vorstellung des Forschungsprojektes optimal in den Themenpool bzw. verbindet sogar die unterschiedlichen Themen der Konferenz. Der Schwerpunkt der Veröffentlichung lag dabei auf der Entwicklung und dem Aufbau eines 350-kVA-MMC-Demonstrators mit dezentraler Steuerung, welche mittels des EtherCAT-Kommunikationssystems umgesetzt wurde. Vorgestellt wird der Aufbau der DSM sowie das Kommunikationssystem inklusive Kommunikationspfad, Synchronisationsmethode und Regelungsstrategie. Eingegangen wird weiterhin auf die unterschiedlichen Verzögerungen der Signale. Abschließend sind die ersten Ergebnisse der experimentellen Untersuchungen dargestellt. Diese beinhalten die Messungen der verketteten Spannungen bei voller Zwischenkreisspannung ohne Last, das Verhalten des Demonstrators mit einer ohmschen Last bei reduzierter Spannung und eine exemplarische Messung der Synchronisation der Submodule. Zusammenfassend stellt die Veröffentlichung die erfolgreiche Entwicklung des 350-kVA-Demonstrators dar.

Wie bereits die Veröffentlichung auf der NEIS-Konferenz, wurde auch diese Veröffentlichung durch Frau Prof. Mallwitz unterstützt. Die Konferenzbeiträge werden in den Conference Proceedings und im IEEE Xplore veröffentlicht. Die Veröffentlichung ist angehängt.

Literaturverzeichnis

[1] VDE (Hrsg.): *VDE-AR-N 4110: Technische Regeln für den Anschluss von Kundenanlagen an das Mittelspannungsnetz und deren Betrieb (TAR Mittelspannung)*. 2017

[2] Burlacu, P. D. ; Mathe, L. ; Teodorescu, R.: Synchronization of the distributed PWM carrier waves for modular multilevel converters. In: *2014 International Conference on Optimization of Electrical and Electronic Equipment (OPTIM)*, 2014. – ISSN 1842–0133, S. 553–559

[3] Daher, Sérgio: *Analysis, design and implementation of a high efficiency multilevel converter for renewable energy systems*. Kassel : Kassel Univ. Press, 2006. – ISBN 978–3–89958–236–9

[4] Friedrich, Kurt: Modern HVDC PLUS application of VSC in Modular Multilevel Converter topology. In: *2010 IEEE International Symposium on Industrial Electronics (ISIE 2010)*, S. 3807–3810

[5] Gregoire, Luc-Andre ; Al-Haddad, Kamal ; Ounejjar, Youssef: A new method of control for multilevel converter implemented on FPGA. In: *2009 IEEE Electrical Power & Energy Conference (EPEC 2009)*, S. 1–6

[6] Hiller, M. ; Krug, D. ; Sommer, R. ; Rohner, S.: A new highly modular medium voltage converter topology for industrial drive applications. In: *2009 13th European Conference on Power Electronics and Applications*, 2009, S. 1–10

[7] Huang, S. ; Teodorescu, R. ; Mathe, L.: Analysis of communication based distributed control of MMC for HVDC. In: *2013 15th European Conference on Power Electronics and Applications (EPE)*, 2013, S. 1–10

[8] Laakkonen, Tommi: *Acta Universitatis Lappeenrantaensis*. Bd. 403: *Distributed control architecture of power electronics building-block-based frequency converters: Zugl.: Lappeenranta, Techn. Univ., Diss., 2010*. Lappeenranta, 2010. – ISBN 978–952–214–987–9

[9] Lesnicar, Anton: *Forschungsberichte Leistungselektronik und Steuerungen - IPEC*. Bd. 1: *Neuartiger, Modularer Mehrpunktumrichter M2C für Netzkupplungsanwendungen // Neuartiger, modularer Mehrpunktumrichter M2C für Netzkupplungsanwendungen: Dissertation // Univ. der Bundeswehr München, Diss.–Neubiberg, 2008*. München : Shaker, 2008. – ISBN 978–3–8322–7660–7

[10] Marquardt, Rainer: *Stromrichterschaltungen mit verteilten Energiespeichern*. 24.01.2001

[11] Marquardt, Rainer ; Lesnicar, Anton ; Hildinger, Jürgen: *Modulares Stromrichterkonzept für Netzkupplungsanwendung bei hohen Spannungen*. `https://www.unibw.de/eit62/forsch/SP/M2LC/m2lcveroef/anle2002bdnau/at_download/file`

[12] Rodriguez, J. ; Lai, Jih-Sheng ; Peng, Fang Z.: Multilevel inverters: A survey of topologies, controls, and applications. In: *IEEE Transactions on Industrial Electronics* 49 (2002), Nr. 4, S. 724–738. `http://dx.doi.org/10.1109/TIE.2002.801052`. – DOI 10.1109/TIE.2002.801052. – ISSN 0278–0046

[13] Sharifabadi, K. ; Harnefors, L. ; Nee, H. ; Norrga, S. ; Teodorescu, R.: *Design, Control, and Application of Modular Multilevel Converters for HVDC Transmission Systems*. IEEE, 2016. – 17–23 S. – ISBN 9781118851555

[14] Siemens AG: *SINAMICS PERFECT HARMONY GH150*. http://www.industry.siemens.com/drives/global/de/umrichter/mittelspannungsumrichter/seiten/sinamics-gh150.aspx

[15] Toh, C. L. ; Norum, L. E.: A Performance Analysis of Three Potential Control Network for Monitoring and Control in Power Electronics Converter. In: *IEEE International Conference on Industrial Technology (ICIT), 2012*. Piscataway, NJ : IEEE, 2012. – ISBN 978–1–4673–0342–2, S. 224–229

[16] Toh, C. L. ; Norum, L. E.: *A high speed control network synchronization jitter evaluation for embedded monitoring and control in modular multilevel converter*. http://dx.doi.org/10.1109/PTC.2013.6652174. Version: 2013

6 Anhang

6.1 Veröffentlichung NEIS-Konferenz, Hamburg, September 2017

Study on the total harmonic distortion of a 5-MW wind turbine with modular multilevel converter and development of a demonstrator

M. Eng. Jan-Henrik Fey, Prof. Dr.-Ing. Frank Hinrichsen, University of Applied Sciences, Flensburg, Germany;
Prof. Dr.-Ing. Regine Mallwitz, Technical University Braunschweig, Braunschweig, Germany

Abstract

This paper investigates the possibility of applying medium-voltage modular multilevel converters in 5-MW onshore wind turbines. The focus is on the reduction of higher order harmonics in comparison to classical 3-level medium-voltage converters. The simulation of the 7-level 5-MW converter shows that the harmonic limits in accordance with the actual grid codes can be met without an additional grid side filter. The paper starts with a description of the detailed grid and converter model parameters, followed by the grid compatibility simulation according to the standard grid codes. Subsequently, a setup of a 3-kV 350-kVA MMC demonstrator with commonly used low-voltage components is presented which will afterwards serve to verify the simulation results.

1 Introduction

Manufacturers of wind turbines aim to increase the output power of wind turbines (WTs) into the range of 5 MW to 10 MW. However, the grid integration of future multi-megawatt wind turbines will be a challenge for equipment manufacturers as well as grid operators. In addition to the restructuring of the electric transmission and distribution grids the requirements to the generation plants will increase [1]-[3].

Today's voltage source converters (VSCs) provoke higher order harmonics due to pulse width modulated voltages. Conventional multi-megawatt WTs, the Areva Multibrid M5000 with a 5 MW permanent magnet generator for example, use a medium-voltage 3.3-kV three-level neutral-point-clamped (3L-NPC) converter. However, the higher the number of voltage levels and the higher the switching frequency, the more the output voltage equals a pure sine wave. Therefore, the total harmonic distortion (THD) of the output voltages is an important characteristic of all VSCs.

Current harmonics can stress the electrical equipment within a grid. Therefore, the measurement of the individual harmonic current emissions of WT-converters is necessary. Modular multilevel converters (MMCs) known from HVDC systems [4] and from their application in medium-voltage drives [5]–[7] generate a staircase-like output voltage and allow the use of fast switching semiconductors with low blocking voltages. These benefits can also be transferred to feed-in converters.

The application of MMC instead of medium-voltage three-level-converters in multi-megawatt wind turbines has not been well investigated up to now. Hence, within this research project the application possibility of MMCs in 5-MW onshore WTs, which feed-in on medium-voltage level, will be evaluated with respect to the reduction of higher order harmonics compared to classical 3-level medium-voltage converters.

The simulation of the 7-level 5-MW converter shows that the voltage THD-limit of 5% (IEEE Std 519-2014, medium-voltage) can be met without an additional filter. On the one hand side this leads to a clear reduction of filter expenditure, on the other hand the number of semiconductors and control devices is increased. However, MMC arrangements with half-bridges can also be beneficial from an economic point of view.

In this paper simulation results will be presented and discussed. Additionally, the setup of a 3-kV 350-kVA MMC demonstrator will be introduced which will afterwards serve to verify the simulation results.

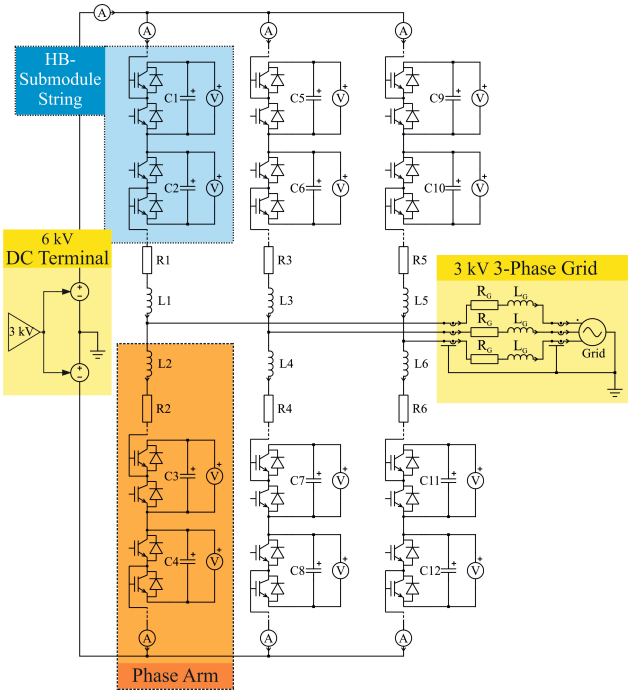

Figure 1: Simplified schematic of the simulated setup.

2 Grid Compatibility Simulation and Evaluation

Besides the improvement of grid compatibility, investigations focus on the construction of the line-side-converter with low-voltage components. The DC-link voltage control is performed by the generator-side-converter.

2.1 Grid Codes and Effects of Harmonics

Certain standards such as the IEC Std 61400-21 define the maximum harmonics-content at the point of common coupling (PCC) for WTs. The negative effects of a high content of harmonics on electrical equipment are different:

- Non-sinusoidal voltage curves lead to higher ohmic and eddy-current losses in transformers. Real delta-star-transformers with a finite zero impedance can transmit up to 20% of the third harmonic and their multiples [8].
- The 5th to 22nd order harmonics of the current are responsible for uncontrolled voltage rises of the capacitor-voltage in compensation systems without inductors.
- Power cables are stressed by higher losses in case of frequencies above 350 Hz due to skin-effect.
- An undesired trip of protection devices can be the consequence of measurement errors of inductive voltage sensors [9].
- Current transformers can produce angular errors. An overload-protection with an analog voltage peak-value-filter may fail.
- The displacement of zero-crossings or multiple zero-crossings can be caused.
- Ripple control receivers may be disturbed.

Limits for the harmonics are often given only for currents, not for voltages (German rule VDE-AR-N 4110). However, limits with respect to the total harmonic distortion of the voltage (THD_U) in public medium-voltage-grids on system level are defined in the IEEE Std 519-2014 and IEC Std 61000-3-6.

The harmonic content recognition according to IEC Std 61000-4-7 is based on a Fourier analysis with consecutive rectangular windows whose width is defined as 10 cycles for 50 Hz systems (T_W = 200 ms). The resulting spectral resolution is calculated by equation (1) to Δf = 5 Hz. For frequency ranges from 2 kHz to 9 kHz, a rectangular window with T_W = 100 ms is recommended.

$$\Delta f = \frac{1}{T_W} \qquad (1)$$

The IEC Std 61000-4-7 stipulates the application of grouping around a harmonic frequency for the detection of the harmonic currents. A grouping procedure for the harmonic voltages is defined in IEC Std 61000-4-30.

The resulting harmonic distortions have to be documented in the WT power-quality-certificates and are used for the calculations of the connection authorization.

2.2 Grid Model

The grid impedance at PCC is a decisive factor for the determination of the harmonic effects by power systems. However, proposed impedances by standards are in many cases far away from real conditions. Therefore real and common data is used for the network model in the simulation. Due to the weakness of decentral grids and the increasing generator power a growing number of wind power plants feed directly into the high-voltage grid. Some distribution system operators limit the maximum rated power at PCC to 22 MW in 20 kV grids [10].

However, according to the German Medium-Voltage-Grid-Codes, the PCC for this WTs is defined to be on the medium-voltage-side (U_{PCC} = 20 kV) of the 110 kV high-voltage transformer.

The short circuit capacity (*SCC*) can be calculated based on the estimated grid impedance Z_G and the nominal grid voltage U_G and is an important parameter for the analysis of the harmonics. A typical *SCC* of approx. 60 MVA can be obtained from a connection to a 110 kV transmission line, typical grid components and a related voltage of 3 kV. This results with a rated converter power S_N of 5 MW according to equation (2) to a short circuit ratio (*SCR*) of 12.

$$SCR = \frac{SCC}{S_N} = \frac{{U_G}^2}{Z_G\, S_N} \qquad (2)$$

A simplified grid model according to Thévenin's theorem (**Figure 2**), which concentrates all impedances and power sources in one voltage source and one grid impedance (L_G, R_G), is used for analyzing the harmonics. Nevertheless, resonances and their effect on system impedance characteristics in the high-voltage grid cannot be taken into account.

With X_G = 158 mΩ and R_G = 16,5 mΩ, the X/R-ratio of the reactive and ohmic parts of Z_G is nearly 10 at the converter connection point.

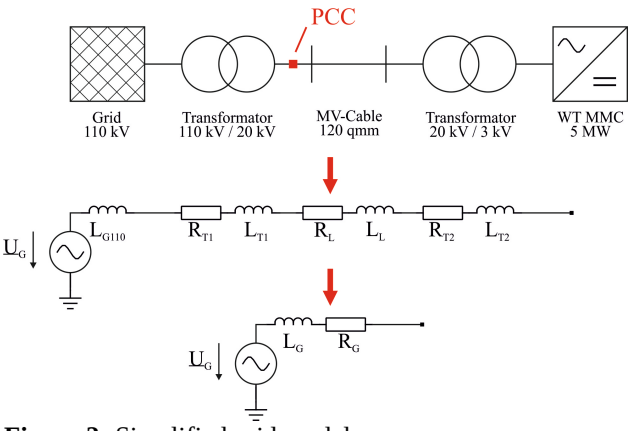

Figure 2: Simplified grid model.

2.3 5-MW MMC Model Parameters

The standard structure of an MMC is shown in **Figure 1**. A three-phase MMC consists of six phase arms, each arm includes a submodule string and one inductor. One phase unit contains two phase arms.

For wind turbines with a rated power of S_N = 5 MVA a line-to-line output voltage of 3 kV is a reasonable choice. The outcome of this is a DC-link voltage of 5 to 6 kV. If it is desired only to use low-voltage components in the submodules (SMs), the blocking voltage of the IGBTs can be 1700 V at most. The benefits compared to switches of even lower blocking voltage are the lower total part count, the lower overall conduction loss and the fact that these modules are commonly used in low-voltage WT

converters. A typical DC-link voltage for use with these modules is 1000 V.
Hence a number of six submodules per phase arm is determined by equation (3).

$$n_{\mathrm{Subm/Arm}} = \frac{V_{\mathrm{DC,Converter}}}{V_{\mathrm{DC,Subm.}}} \qquad (3)$$

The simplified schematic of the converter in **Figure 1** shows only two of the six submodules per phase arm. Simulations performed in PLECS prove the calculations [11] and show that the converter can work with classical IGBT half-bridge modules within the given boundaries. With a DC-link capacitance of around 9 mF per submodule an acceptable voltage fluctuation of ±15% is achieved. Arm inductors of 0.7 mH each decouple the arms of a phase leg and serve as a grid-side filter. An additional line filter is not envisaged. In contrast, the 3L-NPC converters require doubling techniques or an additional active- or passive damped LCL filter at the output to comply with the grid code requirements.
In order to maintain modularity also on the level of control, the installation of a bus system is planned. This will enable the communication between all submodules and the central control unit. The delay times resulting from the signal transmission were determined experimentally and implemented in the simulation model.
The parameters for the 5 MW converter simulation are summarized in Table I.

TABLE I
Parameters of simulated 5 MW MMC

Rated active power	5 MW
Rated line-to-line voltage	3 kV
Rated current	963 A
Arm inductance	0.7 mH
SMs per phase arm	6
DC voltage	6 kV
SM capacitance	9 mF
Carrier frequency	2 kHz
IGBT blocking voltage	1700 V

2.4 Simulation Results and Evaluation

Comparisons are drawn within the simulative investigations regarding the grid compatibility of the proposed converter and medium-voltage 3L-NPC topologies in the same power range available on the market.
A rated phase-to-phase voltage of V_N = 3 kV with a grid frequency of f_G = 50 Hz and a converter rated power of S_N = 5 MVA with cos φ = 1 is used in the simulation.
A comparison between the installed harmonic filters can generally be drawn by using the total apparent power of the inductors. According to equation (4) the total apparent power of all six MMC arm inductors results to $S_{\mathrm{L,Sum.}} \approx 654$ kVA.

$$S_{\mathrm{L,Sum.}} \approx \frac{6}{T}\int_0^T \left| u_{\mathrm{L,Arm}}(t)\, i_{\mathrm{Arm}}(t) \right| dt \qquad (4)$$

In comparison a LCL filter with L_1 = 7.6 mH and L_2 = 4.8 mH for a 5 MW 3L-NPC (10 kV_{AC}) leads to a total apparent power $\left|S_{\mathrm{L,Sum.}}\right| = I_{\mathrm{RMS}}^2 \left|X_{\mathrm{Filter}}\right| \approx 975$ kVA of the inductors [12].
The smaller harmonic filter of the MMC results mainly from the higher number of voltage levels.

The voltage harmonics are transmitted to other voltage levels of the grid according to the transmission ratios of the transformers. The three-phase voltage waveforms and the Fast Fourier Transformation (FFT) of the voltage at the 20-kV level of the PCC are depicted in **Figure 3**. The distorted output voltages are clearly visible in the upper part. The voltage THD is nearly 1.4% and the individual harmonic voltages do not exceed 0.7% at a grid impedance of Z_G = 1.29 mΩ and with only one MMC connected.
When applying the IEEE Std 519-2014, all background distortions have to be taken into account. The voltage THD limit of 5% at PCC can be undercut by nearly 0.9% in a Windfarm-Modell including ten 5 MW MMC. The IEEE Std 519-2014 recommends additionally an individual harmonic voltage limit of 3% for a bus voltage $U_{\mathrm{S,PCC}}$ between 1 kV and 69 kV at PCC which is also not exceeded.

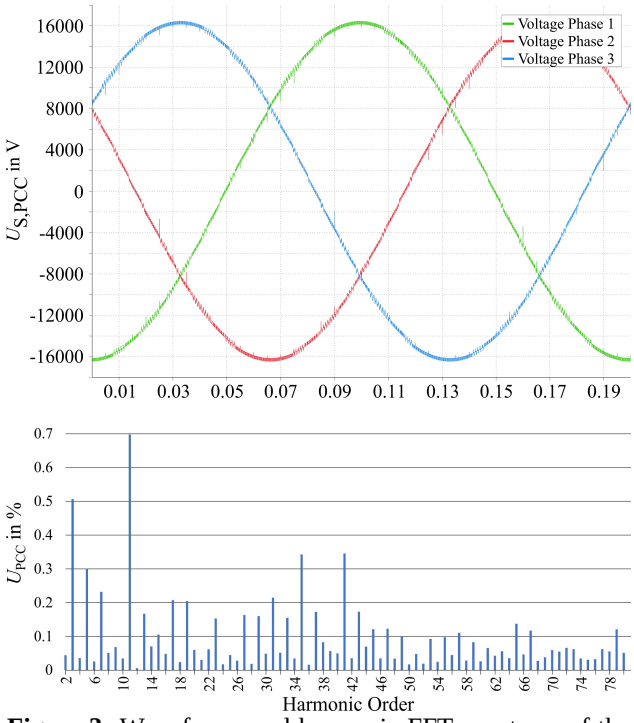

Figure 3: Waveforms and harmonic FFT spectrum of the voltage at PCC with one MMC connected.

The application of a bus system for the decentralized control of the power modules has an influence on the behavior of the converter. As an example, the THD of the output voltage increases by about 0.8%. An optimization of control or the application of special pulse width modulation may reduce these negative effects.

Figure 4 shows the harmonic FFT spectrum of currents from the 5th to the 39th and from the 42nd to the 178th

harmonic order at PCC. The grid code fulfillment is shown where VDE-AR-N 4110 limits are above grid side current harmonic spectrum. Limits only exist for odd harmonic orders. All the harmonics with small magnitudes are only determined in other converter topologies present.

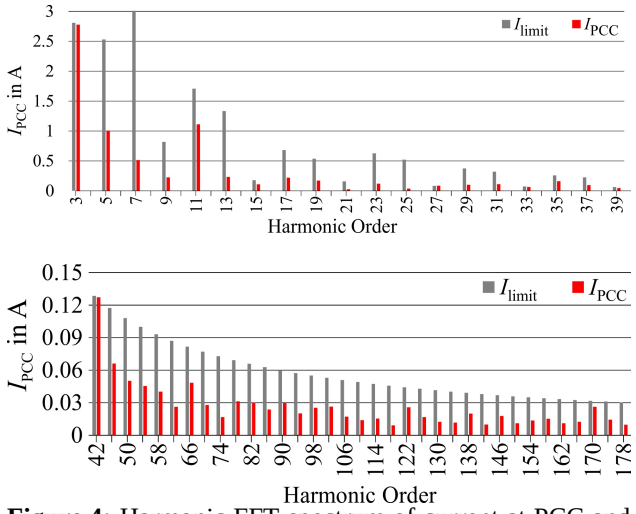

Figure 4: Harmonic FFT spectrum of current at PCC and grid code limits.

In many cases limits for interharmonic current components are given only in the boundary of ± 100 Hz around the ripple control frequency. Since the frequency may vary between 100 and 2000 Hz depending on the grid operator, the Fast Fourier Transformation spectrum from 75 to 1975 Hz is depicted in **Figure 5**.

For the sake of clarity, results with reduced power are not listed in this paper and the muchdiscussed simulation results of the 3L-NPC are not dealt with further.

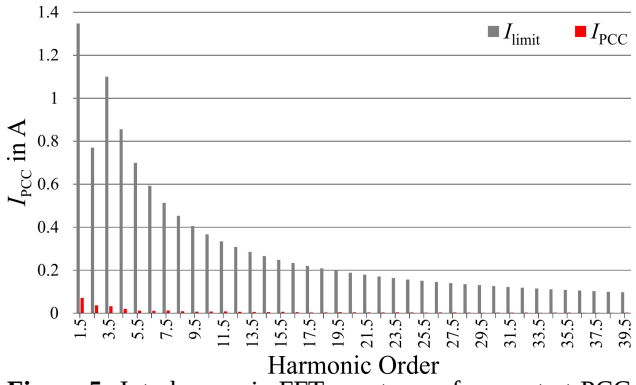

Figure 5: Interharmonic FFT spectrum of current at PCC and grid code limits.

3 350-kVA MMC Demonstrator

A conclusive validation of the simulation results can only be carried out on the basis of a series of experiments in the test field. In contrast to previous investigations, the original voltage level was chosen for the test-setup to show the feasibility of the planned converter and to obtain realistic results regarding the power lossmeasurements. The available power level in the medium-voltage test field limits the submodule currents to 80 A. A 12-pulse DC bridge rectifier and two 350 kVA transformers are available for tests.

3.1 Submodule Layout

To save costs for the hardware, two submodules are always combined to one double submodule (DSM) which contains two IGBT half-bridges, two DC-links and a common Field Programmable Gate Array (FPGA) for control. Because both DC-links within a DSM share a common potential which is used as local ground for the control, a maximum working isolation of only 1200 V is sufficient within one double submodule. In **Figure 1** one DSM is highlighted in blue.

3.2 Submodule Control and Measurement

Sigma-delta modulation ICs are applied for measuring voltages, current and temperature and guarantee a high EMI immunity.
A procedure integrated into the FPGA blocks the PWM signals to the IGBT-Drivers in critical situations and is intended to protect the IGBT modules from destruction.
Each DC-link will be equipped with a remotely controlled discharge circuit.
As described before, the installation of the real-time bus system is planned. The EtherCAT bus protocol is used for communication between the 18 DSMs and the central control unit. Data traffic on the bus is reduced by the implementation of decentralized converter control comparable to [13]. The use of plastic optical fiber in combination with special communication-boards provides a safe galvanic isolation between the FPGAs.

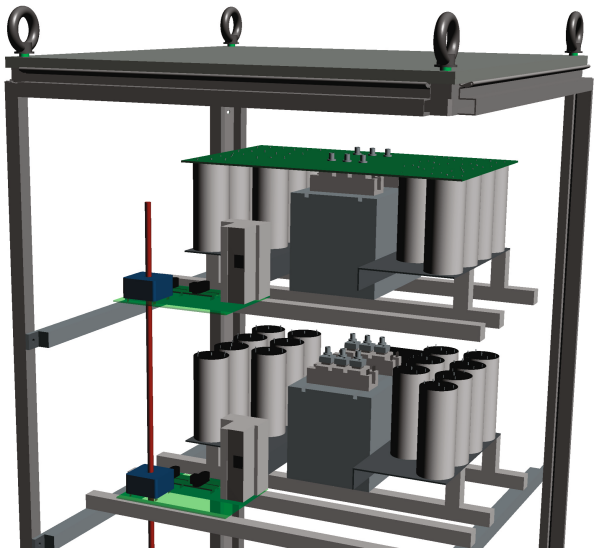

Figure 6: Simplified 3D-Layout of the Powerstack.

3.3 Powerstack Components

As shown in **Figure 6** one standard switching cabinet includes six DSM powerstacks and the arm inductors for one phase-leg. Each DSM has an independently forced air standard heatsink for both IGBT modules. Nearly all

submodule components are mounted directly to a common Power Circuit Board. The control circuitry of a DSM is supplied by a contactless inductive supply system and guarantees that the control is alive before the submodule capacitors are charged.
The main parameters and components of the 7-level medium-voltage 3-phase demonstrator are listed in Table II. Previous simulations in PLECS support the dimensioning of the components.
Within the scope of the research project, the demonstrator components are already chosen. In the next steps powerstack modules are set up and the decentralized converter control is programed.

TABLE II
Parameters of the medium-voltage Demonstrator

Rated active power	350 kW
Rated line-to-line voltage	3 kV
Rated current	67 A
Arm inductance	13.6 mH
SMs per phase arm	6
No. of DSM	18
DC voltage	5.5 kV
SM capacitance	800 µF
PWM Carrier frequency	2 kHz
IGBT blocking voltage	1700 V
IGBT maximum current	100 A

4 Conclusions

In this paper the harmonic distortion of a medium-voltage MMC for 5 MW onshore wind turbines applications have been studied. The simulation results are evaluated in comparison to the common grid codes.
The passive components, such as line inductors, have a strong effect on the size, efficiency and cost of the power conversion system. Converter techniques with smaller grid filters are therefore an interesting topic for designers and manufactures especially of line-side converters. The application of MMC instead of a medium-voltage three-level-converter also brings the benefit that commonly used low-voltage components can be used. This could ease the changeover from low-voltage to medium-voltage for converter manufacturers.
The simulation results presented in this paper show that the MMC is in respect to the total harmonic distortion a suitable candidate for multi-megawatt wind turbines. Therefore, the application of MMC for WT with medium-voltage generators should be analyzed in more detail when looking at the integration of future multi-megawatt wind turbines.

5 Acknowledgments

Part of the work presented in this paper is the result of the research project „Netzfreundlicher modularer Wind-energie-Mittelspannungs-Umrichter mit dezentraler Steuerung“ (DEUS). The authors gratefully acknowledge the funding by the “Gesellschaft für Energie und Klimaschutz Schleswig-Holstein GmbH” (EKSH), FeCon GmbH now WSTECH and Beckhoff Automation GmbH & Co. KG in this project.

6 References

[1] Altin, M.; Goksu, O.; Teodorescu, R.; Rodriguez, P.; Bak-Jensen, B.; Helle, L.: “Overview of recent grid codes for wind power integration”, Proc. of OPTIM’2010, 2010, pp. 1152-1160.

[2] Ma, K.; Blaabjerg, F.: “Multilevel converters for 10 MW wind turbines”, Proc. of 14th Eur. Conf. EPE, Aug./Sep. 2011, pp. 1–10.

[3] Official Journal of the European Union: “Network Code on Requirements for Grid Connection Applicable to all Generators (RfG)”, Commission Regulation (EU) 2016/631, April 2016.

[4] Lesnicar, A.; Marquardt, R.: “An innovative modular multilevel converter topology suitable for a wide power range”, Proc. IEEE Bologna Power Tech Conf., Jun. 2003, pp. 1–6.

[5] Davies, M.; Dommaschk, M.; Dorn, J.; Lang, J.; Retzmann, D. and Soerangr, D.: “HVDC PLUS – Basics and Principle of Operation”, Product information, 2008

[6] Siemens AG, Nuremberg, Germany: “SINAMICS PERFECT HARMONY GH150”, Product information, 2015

[7] Winkelnkemper, M.; Korn, A.; Steimer, P.: “A modular direct converter for transformerless rail interties”, Industrial Electronics (ISIE), 2010 IEEE International Symposium on, 2010, pp. 562-567.

[8] Schlabbach, J.; Mombauer, W.: “Power Quality - Entstehung und Bewertung von Netzrückwirkungen”, VDE Verlag, 2008, p. 210.

[9] Huang, S.; Teodorescu, R.; Mathe, L.: “Design, Control and Application of Modular Multilevel Converters for HVDC Transmission Systems”, 15th European Conference on Power Electronics and Applications (EPE 2013), 2013, pp. 1–10.

[10] Schleswig-Holstein Netz AG, Quickborn, Germany: “Ergänzende Bedingungen für den Anschluss an das Mittelspannungsnetz der Schleswig-Holstein Netz AG”, Available: https://www.sh-netz.com, Oct. 2012, p. 30.

[11] Popova, L.; Pyrhönen, J.; Blaabjerg, F.; Ma, K.: “Device Loading of Modular Multilevel Converter MMC in Wind Power Application”, IPEC-Hiroshima 2014 - ECCE ASIA, 2014, pp. 548-554.

[12] Siddique, H. A. B.; Lakshminarasimham, A. R..; Odeh, C. I.; De Doncker, R. W.: “Comparison of Modular Multilevel and Neutral-Point-Clamped Converters for Medium-Voltage Grid-Connected Applications”, ICRERA Birmingham UK, 2016, pp. 297-304.

[13] Sharifabadi, K.; Harnefors, L.; Nee, H.-P.; Norrga, S.; Teodorescu, R.: “Analysis of Communication Based Distributed Control of MMC for HVDC”, Wiley-IEEE Press, 2016, pp. 28-58, 234, 302.

6.2 Veröffentlichung CPE-POWERENG-Konferenz, Sønderborg, April 2019

Development of a Modular Multilevel Converter Demonstrator with EtherCAT Communication

Jan-Henrik Fey
Faculty of Energy and Biotechnology
University of Applied Sciences Flensburg
Flensburg, Germany
jan-henrik.fey@hs-flensburg.de

Frank Hinrichsen
Faculty of Energy and Biotechnology
University of Applied Sciences Flensburg
Flensburg, Germany
frank.hinrichsen@hs-flensburg.de

Gyde Carstens
Faculty of Energy and Biotechnology
University of Applied Sciences Flensburg
Flensburg, Germany
gyde.carstens@hs-flensburg.de

Regine Mallwitz
Institute for Electrical Machines, Traction and Drives
Technical University Braunschweig
Braunschweig, Germany
r.mallwitz@tu-braunschweig.de

***Abstract*—The Modular Multilevel Converter (MMC) is a proven topology in HVDC, but it is also a suitable solution for medium voltage applications such as wind turbines. To increase the modularity and the scalability of this topology for medium voltage applications, a real-time communication bus between the submodules and the central control unit is implemented as an efficient way of control. This real-time communication is realized using EtherCAT communication. To verify the advantages of this control strategy a 3-kV 350-kVA demonstrator of a medium voltage MMC topology with EtherCAT communication is constructed and set up. The description and the analysis of this demonstrator with focus on the EtherCAT communication are presented in this paper. The communication path, the synchronization and the control including the modulation method are discussed, investigated and validated within this paper.**

Keywords—MMC demonstrator, EtherCAT communication, synchronization, medium voltage, wind turbines, phase-shifted PWM

I. INTRODUCTION

Manufacturers of wind turbines aim to raise up the output power of wind turbines (WTs) to 10 MW. However, the integration of these WTs will be challenging for the manufacturers as well as for the grid operators. In addition, the electric transmission and distribution are restricted regarding their capacity, which will increase the requirements to the generation plants such as WTs [1], [2]. Grid operation is especially challenging due to the grid codes concerning the harmonic content of the output voltage [3].

Due to pulse width modulation (PWM) techniques, common voltage source converters cause high order harmonics in the converters output voltage. In addition, passive components, such as line inductors, have a strong effect on harmonic content, converter size, efficiency and costs [4]. Concerning the converter size and the costs, converters with smaller grid filters seem to be interesting. The harmonic content of the output voltages depends on the passive components, but also on the number of output voltage levels and on the switching frequency. A possible solution to reduce the harmonic content is to increase the number of output voltage levels. Eventually, the total harmonic distortion of the output voltage is an important characteristic of a converter concerning the grid integration. Therefore, the Modular Multilevel Converter (MMC) is a suitable topology, because of the higher number of output voltage levels the size-reduction of the line inductors (grid filters) is possible.

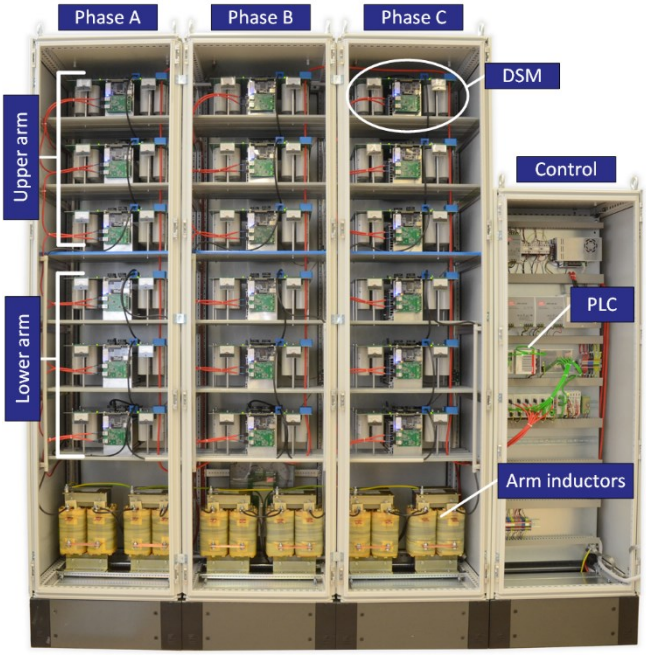

Fig. 1. Three phase 350 kVA MMC demonstrator

Each phase of the MMC consists of a lower and an upper arm, which again consist of *n* submodules (SMs), connected in series and one arm inductor. To realize the SMs, different topologies have been proposed. In case of the demonstrator, which is described in this paper, the configuration of a half-bridge SM is chosen. The switches of the SMs can adopt two states: bypassed or inserted [5]. The voltages at the terminals then depend on the capacitor voltages and the switching states of the semiconductors.

The half-bridge MMC topology is combined with a real-time communication system, which allows a decentralized control strategy. On this real-time communication system an EtherCAT communication is applied. Other advantages like the modularity and scalability of the converter using the EtherCAT communication are also analyzed.

Reference [6] shows almost the same setup of the communication system. Therefore, this gives rise to compare the setups and declare differences. In contrast to use the Beckhoff *Piggyback* board, it has been decided to integrate

XXX-X-XXXX-XXXX-X/XX/$XX.00 ©20XX IEEE

EtherCAT IP Core direct into a Field Programmable Gate Array (FPGA), which enables a higher performance and more technical opportunities without an additional communication protocol like SPI. Further, the extension to a three-phase structure and the higher number of submodules lead to a communication that is more complex. Finally, the higher voltage level and adequate performance is an additional challenge.

With the demonstrator, it is possible to achieve a conclusive validation of simulation results, to test the communication concept and to investigate the possibility of grid integration.

Section II of this paper describes the MMC demonstrator in detail including the medium voltage test setup. The EtherCAT communication with the communication path, sampling rate and propagation delays, the method of synchronization as well as the control method of the MMC demonstrator including the applied modulation technique are presented in section III. Section IV investigates and validates the functionality of the system by experimental results.

II. MMC DEMONSTRATOR

The usage of a MMC for grid integration applications, e.g. WTs, is not common and therefore, the analysis of losses and harmonic content is not sufficiently investigated up to now. To analyze the behavior of the medium voltage MMC in combination with the EtherCAT communication accurately, the construction of the MMC demonstrator got necessary. In contrast to previous investigations, the original voltage level was chosen for the test-setup to show the practical feasibility of the concept. The available power level in the medium voltage test field limits the arm currents to 80 A. Fig. 1 shows the demonstrator. Each phase-leg consists of twelve SMs or six so-called double submodules (DSMs). This leads to a demonstrator with a 13-level medium voltage three phase output under the assumption of a phase-shifted PWM (see chapter III.E).

A. Double Submodule

In case of the demonstrator, the Powerstacks are constructed as double submodules. DSMs are achieved by mirroring every second SM (compare to Fig. 2). Summarizing, a DSM contains two IGBT half-bridge modules, two capacitors and a common FPGA for the decentralized control and to ensure the real-time EtherCAT communication. This setup of the MMC allows the usage of fast switching low-voltage IGBTs and reduces the expenditure of decentralized logic equipment.

Each phase-leg of the MMC consists of six DSMs and each of these DSMs has an independent air cooled standard heatsink. Because of the comparatively low arm currents ($I_{ARM} \approx 70$ A) in this demonstrator, all components of the DSM were mounted to a Printed Circuit Board (PCB). This concept is especially suitable for low cost laboratory setups. To achieve 70 A on a FR4 PCB a 22 mm × 70 µm copper conductor is required according to the standard IPC-2152 (Standard for Determining Current Carrying Capacity in Printed Board Design).

The two capacitors share a common potential, which is connected to the heatsink and used as local ground. The maximum capacitor voltage for the positive as well as the negative capacitor is 1100 V. A fixed discharge resistor always leads to a trade-off between ohmic losses during operation and speed of discharging. To avoid both, high losses during operation and low speed of discharging, each capacitor is equipped with a remotely controlled discharging circuitry. This also avoids possible negative effects on the equalization of the DSM capacitor voltages, in contrast to fixed discharge resistors.

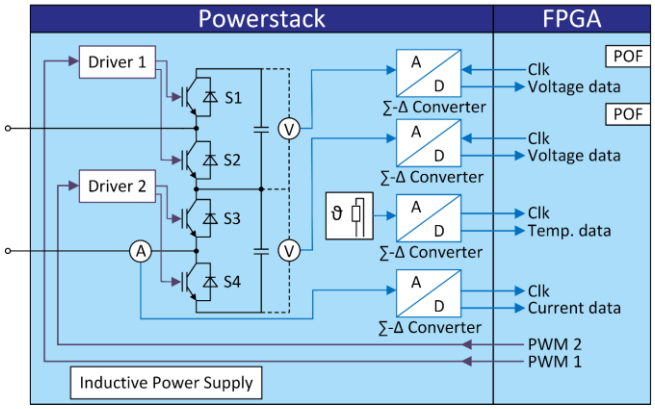

Fig. 2. Double submodule consisting of Powerstack and Field Programmable Gate Array

The low DC-link voltage of each DSM enables the use of cheap low voltage components. This eases the changeover from low voltage converters to medium voltage converters in the wind turbine industry. Not only 1700 V IGBTs and appropriate drivers are used, but also standard components for measuring DC-voltages, arm currents and heatsink temperatures can be inserted. The measurements are implemented by using sigma-delta (∑-Δ) analog-to-digital converters (see Fig. 2). This has major advantages like high precision, excellent linearity, dynamic performance and a high EMI immunity [7].

There are two possible ways of supplying the control of the DSMs. The first way is the supply from one local capacitor. However, this would lead to a load difference between the two capacitors, due to the selected DSM topology. The second and more advantageous way is the supply via an external inductive supply. This gives the possibility to have a compact supply, which is easy to implement. Furthermore, it is possible to gain measurement data, while the capacitors are uncharged, and the design of a switched-mode power supply was not necessary, which is not without problems for input voltages of up to 1100 V.

Each SM of one DSM can attain the mentioned switching states (bypassed or inserted). The combination of two SMs to one DSM leads to three different output voltage stages:

1) When both capacitors are bypassed, the voltage between the input terminal and the output terminal is 0 V.
2) When the upper capacitor is inserted and the lower capacitor is bypassed or vice versa, the voltage between the input terminal and the output terminal is $V_{DSM}/2$.
3) When both capacitors are inserted, the voltage between the input terminal and the output terminal is V_{DSM}.

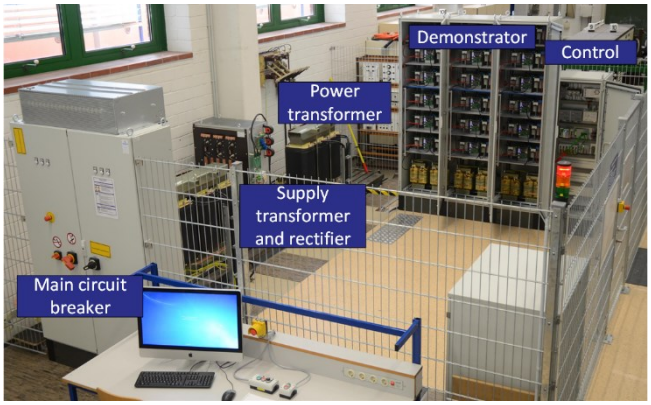

Fig. 4. Medium voltage test field including the MMC demonstrator

The FPGA-board is the slave of the communication system and therefore in charge of synchronization, measurement and fault handling. In particular, it is in duty of the low-level control of the DSM. The FPGA-board generates switching signals for the IGBT modules of the DSM out of local carrier signals and it ensures the blocking of the pulses when errors like overcurrent, overvoltage or overtemperature occur.

The main parameters of the demonstrator are resumed in Table I.

TABLE I.

Parameters of the demonstrator	Values
IGBT blocking voltage	1700 V
IGBT nom. current	100 A
No. of SM / DSM per arm	6 / 3
Total number of SM / DSM	36 / 18
PWM carrier frequency	1 kHz
Arm inductance	6.1 mH
SM capacitance	600 µF
Rated apparent power	350 kVA
Rated line-to-line voltage	3 kV
RMS phase current	67.5 A
Rated DC-link voltage	5.5 kV

B. *Medium voltage test field*

To show the feasibility of the planned converter and to obtain realistic results regarding the measurements of the power losses, the original medium voltage level was chosen for the test setup. Only a reduction of the nominal current was made. Therefore, a medium voltage test field was constructed.

Fig. 3 shows a photo of the new medium voltage test field including the MMC demonstrator. As source for the converter a step-up transformer with a twelve-pulse 5.5 kV rectifier is used. The output of the MMC demonstrator is 3 kV AC, which is connected over a 350 kVA power transformer to the low voltage grid or a three-phase resistor.

III. COMMUNICATION

The following section outlines the choice of the EtherCAT communication protocol and its communication path. Further on, the sampling rate and propagation delays, synchronization method and the control strategy of the communication are described.

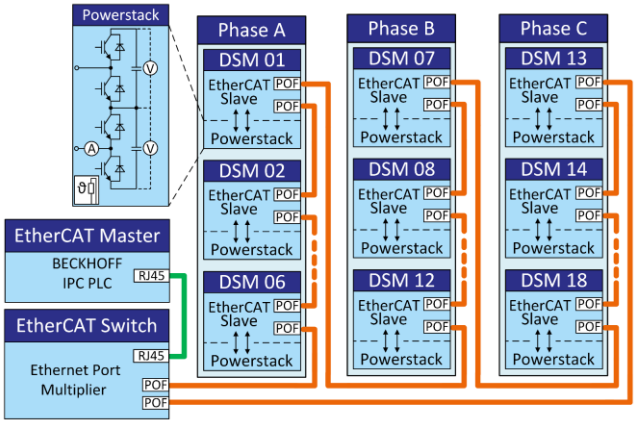

Fig. 3. EtherCAT communication path of the MMC demonstrator

A. *EtherCAT*

Due to the complexity of the MMC topology, the control requires a high data integration, data safety and accurate synchronization. The performances of different communication systems including EtherCAT for control applications in a MMC topology have been studied in [6] and [8]. The focus of the development of the EtherCAT open-source real-time communication protocol was on a high-speed data transfer with low propagation delays and low communication jitter for precise synchronization.

EtherCAT meets the requirements for a direct use in PE converter systems when it is implemented on slave side in dedicated hardware (FPGA or ASIC). Inside the demonstrator it is used for the communication between the 18 DSMs and the central control unit.

B. *Communication path*

The communication system EtherCAT is based on a master-slave 100 Mb/s Ethernet network structure and allows the use of optical fibers such as plastic optical fiber (POF). For the central control unit, the master of the communication network, TwinCAT (PLC) on an industrial PC (IPC) from Beckhoff is used. The addressing of the slaves is done automatically with the result that the addressing does not have to be defined separately. Each DSM is identically structured on the communication level.

As it is visible in Fig. 4, the master is connected via Ethernet with a real-time Ethernet port multiplier (CU2508). This allows the arrangement of eight line or four independent EtherCAT ring topologies. A daisy-chain topology with redundancy, like a ring topology, enables reliable and fast communication in case of an individual slave failure or fracture of a fiber optic cable. The (n-1)-safety function ensures continued operation despite a fault or allows the converter to be shut down in a controlled manner. Identical communication data-frames are sent simultaneously to the first and the last slave and are received at the other port, respectively. If one communication path is cut off, an automatic return is performed to the outgoing port. No data-frames are lost in this process.

The solution using the CU2508 module is applied for several reasons. The module enables the system to work independently of the master periphery. Without this port multiplier, the master would need to have two Ethernet

interfaces. Another reason is the possible splitting of the path in independent EtherCAT strings. This enlarges the redundancy at first sight, but also gives the opportunity to reduce the amount of slaves and to shorten the communication path per EtherCAT string. This is particularly advantageous for critical propagation delays with many participants. However, with only 18 slaves this is not necessary and leads to a higher CPU load of the PLC by additionally generated frameheaders.

Other standard components, such as analog input terminals with oversampling functionality, are used for current and voltage measurements within the converter. Direct integration into existing automation systems is also possible and particularly of interest in the area of WTs or power plants.

C. *Sampling rate and propagation delays*

The bus system of the demonstrator operates with a sampling rate of 5 kHz. This means that within 200 µs all calculations in the PLC and in the slaves have to be completed and all data (6 Byte slave output and 4 Byte slave input) have to be transmitted. Further, an asynchronous transmission of individual values, such as offsets, is used from master to all slaves. A circular buffer on the decentral control unit features oversampling to refine the time resolution of the DSM signals. In the event of a failure the circular buffer stops.

EtherCAT frames are read and written on-the-fly, but lead to a certain transmission time depending on the length. Ethernet PHYs and additional hardware give rise to small delays of several hundred nanoseconds in the transmission of data-frames. In addition to the data transfer jitter, a jitter of PLC processes must be also taken into account. Depending on the code complexity and CPU load, the PLC runtime can vary around 10 µs (t_{PLC_jitter}).

Usually the input and output data are collected within one EtherCAT frame. To reduce the input-output reaction time, the “Separate Input Update” mode with “I/O at Task End” of TwinCAT is used. This means, TwinCAT sends an additional

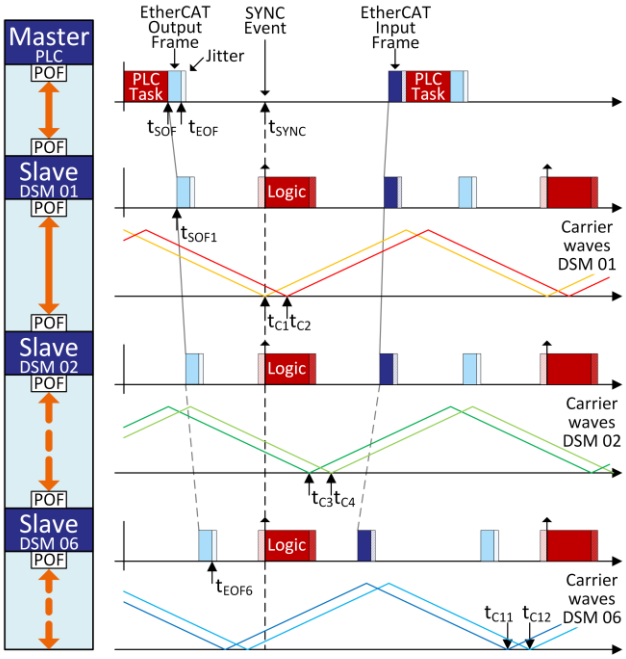

Fig. 5. Double submodule carrier waves synchronization and EtherCAT separate input update timing

frame to collect all the cyclic inputs. Thus, the data frame is divided into one EtherCAT input frame and one EtherCAT output frame (see Fig. 5). The PLC can receive, process and forward new values of the slaves within only one task cycle. However, both frames contain an overhead, so that the original frame is shorter than the sum of both. The exact consideration of the communication cycle time is particularly important for critical applications.

In this way, the EtherCAT output frame transmission time (t_{Q_frame}) of 18.24 µs can be determined from the signal "Start of Frame" (SOF) to the signal "End of Frame" (EOF). Since the input frame (t_{I_frame}) is shorter, it has only a transmission time of 16.08 µs. It takes 10.27 µs from EOF of the 1st slave to the complete reception of the frame at the 18th slave. Therefore, the average internal slave hardware delay of 0.6 µs can be determined according to equation (1). For propagation delays introduced by copper or POF cables in the network, 5.2 ns per meter can be assumed. The execution time for the PLC (t_{PLC}) software task is around 100 µs.

$$t_{\text{hardware_delay}} = \frac{(t_{\text{EOFn}} - t_{\text{EOF1}})}{(n_{\text{slaves}} - 1)} \quad (1)$$

D. *Synchronization method*

EtherCAT includes a synchronization mechanism, called *Distributed Clocks*, so that runtime delays or jitter are minimized. A sync event with a very high accuracy about 40 ns can be used to synchronize the asynchronously running distributed processes [9].

The synchronization event does not have to proceed until all slaves have received and read the output frames. The time of the synchronization event refers to the start of the PLC task, so that the execution time and jitter of this has to also be taken into account. An estimation of the minimum value for the SYNC shift (t_{SYNC}) can be calculated as an algebraic sum according to equation (2). An additional time shift intended as security margin is useful.

$$t_{\text{SYNC}} = t_{\text{PLC}} + t_{\text{PLC_jitter}} + t_{\text{Q_frame}} + t_{\text{hardware_delay}} \quad (2)$$

Although all 18 slaves are equipped with identical hardware and software, a one-time synchronization will not suffice. Therefore, the synchronization of all slaves is performed periodically with 1 kHz. This corresponds to the period time of the carrier signals. As a simple method, the SYNC event can be used to trigger an interrupt in the decentralized control or set the locally generated carrier signals to a defined value. If the second approach is followed, each triangle carrier signal can be set to an individual value at t_{SYNC} or an individual shift of the SYNC event and the reset of the counter to zero is also possible. With each task cycle, the deviation of the sync signals in the master is calculated and adjusted if necessary. Figure 5 shows a simplified example of this synchronization principle, in which the synchronization frequency corresponds to the sampling frequency.

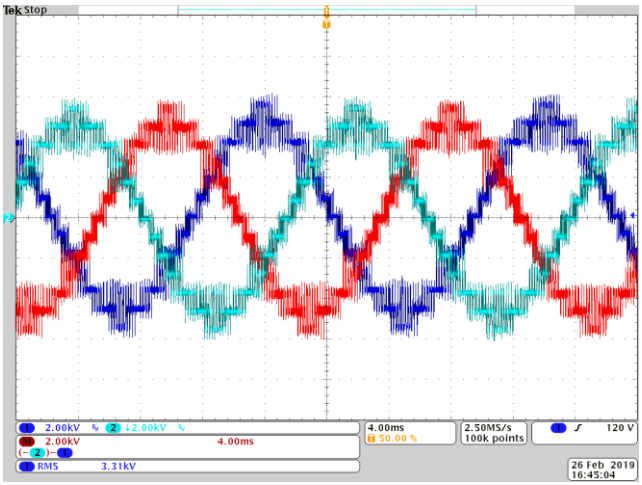

Fig. 6. Measurement of the line-to-line voltages V_{12} (blue) and V_{23} (cyan), the line-to-line voltage V_{31} (red) is calculated

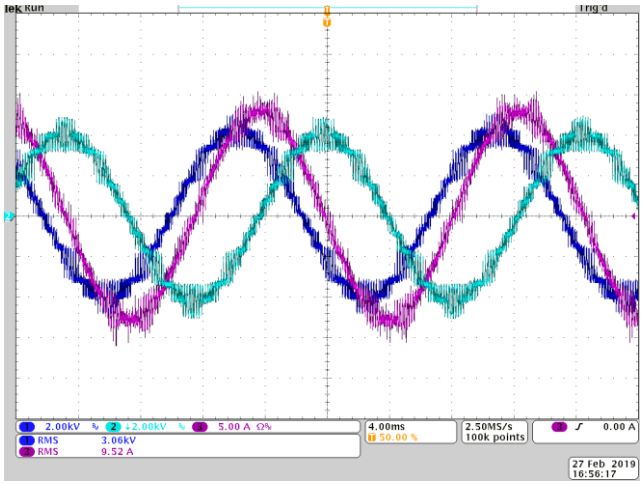

Fig. 7. Operation with resistive load, measurement of line-to-line voltages V_{12} (blue), V_{23} (cyan) and phase current I_1 (magenta)

E. Control strategy / Modulation method

The output voltage generated by the MMC should be as close as possible to the output reference voltage. At the same time, the converter should ensure high efficiency. Furthermore, the control should obtain that the DSM capacitor voltages keep balanced. There are even more aspects that can be challenging for the control like circulating currents, averaging the arm voltages, uniformly distributed switching stress and minimizing semiconductor losses [10], [6].

Several pulse width modulation (PWM) methods for the MMC topology have been proposed in [11]. The methods can generally be categorized into two techniques. Within this application, a carrier based modulation technique is chosen. The carrier based techniques like *phase disposition*, *phase opposition disposition* and the *alternate phase opposition disposition* have a major disadvantage: due to uneven distribution of the number of switching cycles between the SMs, the capacitor voltages might get unbalanced and the harmonic content of the output voltage could increase [11]. Therefore, the Phase-Shifted (PS) PWM method is chosen to be realized within this demonstrator. For each SM a triangular carrier signal is generated locally. This leads to six carrier signals for one arm of the MMC. The carrier signals have a phase shift of $\alpha = 2\pi/6$ rad between each signal and furthermore, a phase shift between the upper and the lower arm of the converter exists. Since the demonstrator includes an even number of SMs, the phase shift between the arms is $\theta = \pi/6$ rad. Finally, with this modulation method including the phase shift between the arms, the output voltage obtains less harmonic content and higher levelized output voltage [12], [13]. Using the PS PWM, the numbers of cycles for each SM are equal and thus, the switching losses are evenly distributed between the SMs. Assuming that the switching frequency is not a multiple of the fundamental frequency, the balancing of the capacitor voltages is automatically fulfilled [12]. However, in the case the switching frequency is a multiple of the fundamental frequency, the modulation technique gives rise to distribute some tasks of the control to the DSMs. This includes the capacitor voltage [14]. Due to the decentralization of voltage balancing, fault handling and PWM generation within the DSMs, the required processing power of the master can be reduced.

To raise the bandwidth of the control, a resampled PS PWM can be applied [15], [16]. In contrast to [6], the resampled PS PWM is not realized up to now. The proposed synchronization method (compare III.C) prohibits the use of the resampled PS PWM. However, the resulting switching frequency of the output voltage decreases with the use of the resampled PS PWM. This is due to the minimum shift time of the synchronization event and the maximum CPU power.

A simulation model of control strategy, previously created in Matlab/Simulink or PLECS, was implemented directly in the PLC as C code. This considerably facilitates the development effort and shortens the development time. Another model can be used as a reference for control or to test the communication like hardware-in-the-loop.

IV. Experimental Results

After the characterization of the MMC demonstrator and the description of the chosen setup concerning the EtherCAT communication, the investigation of the operation is described. In order to validate the assumed concepts, measurements have to be carried out. Since the focus was put on the communication path, synchronization method and PS-PWM modulation technique, in a first step the output of the converter was not connected to a load. In a second step, the behavior of the demonstrator was investigated with a resistive load. The operation was under open-loop control in both cases. During the first tests, the number of voltage levels was set to N+1. This means, the phase shift between upper and lower arm of one phase is chosen to be π, instead of $\pi/6$.

Fig. 6 shows the measured line-to-line voltages V_{12} and V_{23}, while the voltage V_{31} was calculated. During this test, rated DC-link voltage was applied under no load condition for the converter. The RMS values of the line-to-line voltages was about 3.3 kV. The demonstrator performed well and the voltage time courses proceeded as expected and were perfectly balanced with 13 voltage levels.

Fig. 7 shows the operation of the demonstrator with resistors connected to the transformer output. Channel 1 represents the line-to-line voltage V_{12}, while Channel 2 shows V_{23}. Channel 3 shows the output current I_1. The line-to-line voltage was about 3 kV and I_1 was about 9.5 A.

The measurement in Fig. 8 shows the precise synchronization of the DSM No. 01, 02, 12 and 18, exemplarily. The maximum

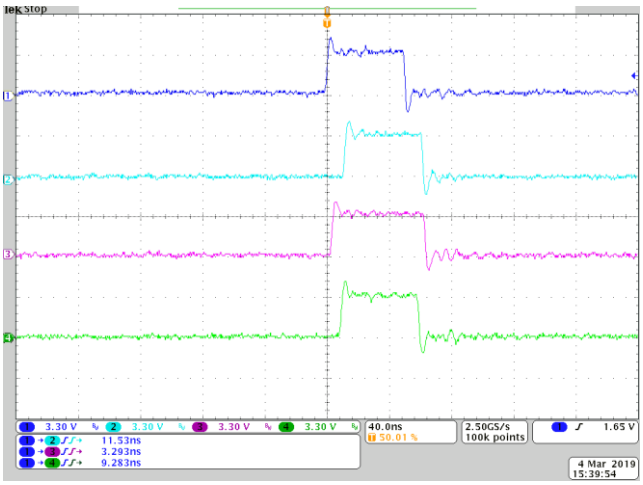

Fig. 8. EtherCAT SYNC events of DSM_{01} (blue), DSM_{02} (cyan), DSM_{12} (magenta) and DSM_{18} (green)

jitter of the EtherCAT SYNC event in relation to the master clock is ±20 ns. It is also visible that delay times, due to the communication path or interfaces, are not taken into account.

The data field payload and the number of slaves in the EtherCAT communication system directly affect the minimum cycle time (t_{cycle_min}) [8]. Regarding the measurements of section III. C, t_{cycle_min} can be calculated as the summation of t_{Q_frame}, t_{I_frame}, $t_{hardware_delay}$ and t_{PLC} to 156 µs, which is below the chosen sample time of 200 µs.

These measurements validate the chosen setup including the EtherCAT communication system.

V. Conclusion

The development of a 350 kVA medium voltage MMC demonstrator with an EtherCAT communication has been described in this paper. In view of the experimental results showing the performance of the demonstrator, it can be deduced that the MMC combined with an EtherCAT communication is a suitable topology for medium voltage inverters. During the further procedure, additional tests with different load conditions as well as the analysis concerning the harmonic content of the grid connected demonstrator are projected. Using the described communication path, the synchronization method and the PS-PWM modulation technique, a decentralization of control tasks is possible. This decentralization includes several benefits. Just to mention, the required processing power of the master is reduced. Also due to this modulation technique, no sorting and selection algorithm needs to be applied. Moreover, the application of MMC instead of a medium-voltage three-level-converter also brings the benefit that commonly used low-voltage components can be used. This could ease the changeover from low-voltage to medium-voltage for converter manufacturers.

Acknowledgment

The work presented in this paper is the result of the research project „Netzfreundlicher modularer Windenergie-Mittelspannungs-Umrichter mit dezentraler Steuerung“. The authors gratefully acknowledge the funding by the “Gesellschaft für Energie und Klimaschutz Schleswig-Holstein GmbH” (EKSH) under contract number 8/12-25, WSTECH GmbH and Beckhoff Automation GmbH & Co. KG in this project.

References

[1] M. Altin, O. Goksu, R. Teodorescu, P. Rodriguez, B. Bak-Jensen, L. Helle, “Overview of recent grid codes for wind power integration,” Proc. of OPTIM’2010, pp.1152-1160, 2010.

[2] K. Ma and F. Blaabjerg, “Multilevel converters for 10 MW wind turbines,” Proc. of 14th Eur. Conf. EPE, pp. 1–10, 2011.

[3] Official Journal of the European Union, “Network Code on Requirements for Grid Connection Applicable to all Generators (RfG),” Commission Regulation (EU) 2016/631, 2016.

[4] J. Fey, F. Hinrichsen and R. Mallwitz, "Study on the total harmonic distortion of a 5-MW wind turbine with modular multilevel converter and development of a demonstrator," NEIS 2017; Conference on Sustainable Energy Supply and Energy Storage Systems, Hamburg, Germany, 2017, pp. 1-5.

[5] K. Sharifabadi, L. Harnefors, H. P. Nee, S. Norrga, and R. Teodorescu, “Design, control, and application of modular multilevel converters for HVDC transmission systems,” Chichester, West Sussex, United Kingdom: IEEE Press, Wiley, 2016.

[6] P. Dan Burlacu, L. Mathe, M. Rejas, H. Pereira, A. Sangwongwanich, and R. Teodorescu, “Implementation of fault tolerant control for modular multilevel converter using EtherCAT communication,” in Industrial Technology (ICIT), 2015 IEEE International Conference on. IEEE, 2015, pp. 3064–3071.

[7] P. M. Aziz, H. V. Sorensen and J. vn der Spiegel, "An overview of sigma-delta converters," in IEEE Signal Processing Magazine, vol. 13, no. 1, pp. 61-84, Jan. 1996.

[8] C. L. Toh and L. E. Norum, “A performance analysis of three potential control network for monitoring and control in power electronics converter,” in Proc. IEEE Int. Conf. Ind. Technol., 2012, pp. 224–229.

[9] J. C. Lee, S. J. Cho, Y. H. Jeon, and J. W. Jeon, "Dynamic drift compensation for the Distributed clock in EtherCAT," in Robotics and Biomimetics (ROBIO), 2009 IEEE International Conference on, December 2009, pp. 1872-1876.

[10] A. Hassanpoor, S. Norrga, and M. Lindgren, “Switching pulse pattern optimisation for modular multilevel converters,” in Industrial Electronics Society, IECON 2014 - 40th Annual Conference of the IEEE, Oct 2014, pp. 4722–4728.

[11] S. Debnath, J. Qin, B. Bahrani et al., “Operation, Control and Applications of the Modular Multilevel Converter: A Review,” IEEE Trans. Power Electron., vol. 30, no. 1, pp. 37-53, 2015.

[12] K. Ilves, L. Harnefors, S. Norrga, and H. Nee, “Analysis and operation of modular multilevel converters with phase-shifted carrier PWM,” IEEE Trans. Power Electron., vol. 30, no. 1, pp. 268–283, Jan. 2015.

[13] B. Li, R. Yang, D. Xu, G. Wang, W. Wang, and D. Xu, “Analysis of the phase-shifted carrier modulation for modular multilevel converters,” IEEE Trans. Power Electron., vol. 30, no. 1, pp. 297–310, Jan. 2015.

[14] S. Huang, R. Teodorescu, and L. Mathe, “Analysis of communication based distributed control of MMC for HVDC,” in Proc. 2013 15th Eur. Conf. Power Electron. Appl., 2013, pp. 1–10.

[15] G. R. Walker, “Digitally-implemented naturally sampled PWM suitable for multilevel converter control,” IEEE Trans. Power Electron., vol. 18, no. 6, pp. 1322–1329, Nov. 2003.

[16] H. Shaojun, L. Mathe, and R. Teodorescu, “A new method to implement resampled uniform PWM suitable for distributed control of modular multilevel converters,” in Proc. 39th Annu. Conf. IEEE Ind. Electron. Soc., 2013, pp. 228–233.